

# FPGA obvody

Pavol Galajda, KEMT, FEI, TUKE  
Pavol.Galajda@tuke.sk

# 1 Úvod do ASIC- teoretický základ

---

- 1.1 Základné pojmy
- 1.2 Historický vývoj a rozdelenie IO
- 1.3 Typy PLD obvodov
  - SPLD
  - CPLD
  - FPGA
- 1.4 Ekonomické aspekty
  - Porovnanie ASIC technológií
- 1.5 ASIC verzus FPGA – migrácia, prechod ku ASIC

# 1.1 Základné pojmy

- *Návrhár v súčasnom období použije na vývoj číslicového systému také technológie, postupy, prostriedky a nástroje ktoré mu umožnia dosiahnuť v konečnej implementácii*
  - *lepšiu výkonnosť,*
  - *menšie rozmery,*
  - *nižšiu energetickú spotrebu a*
  - *vyššiu spoľahlivosť.*
- *Významným kritériom sa stáva aj čas, ktorý uplynie od začiatku návrhu do samotného uvedenia navrhovaného číslicového systému na trh.*
- *Tieto pojmy sa stali základnými požiadavkami triedy číslicových systémov označovaných **ASIC- Application Specific Integrated Circuits** (zákaznícke integrované obvody).*

# 1.1 Základné pojmy

- *Tento trend vedie návrhárov syst. ku odklonu od štandardných logických prvkov SSI a MSI (napr. bipolárna rada 74 a rada CMOS 4000) smerom ku rastúcej triede integrovaných obvodov ASIC*
- *Dôvody použitia obvodov ASIC sa dajú zhrnúť do nasledujúcich bodov:*
  - ***Menšie rozmery systému-** zákaznícke obvody znižujú počet IO, čím šetria priestor na DPS a teda znižujú fyzické rozmery.*
  - ***Nižšia cena systému-** použitie zákazníckych obvodov VLSI značne zníži cenu prvkov na systém, náklady na osadzovanie a výrobu, náklady na návrh a výrobu DPS, náklady spojené s obstaraním, skladovaním a testovaním IO.*
  - ***Vyšší výkon-** menší počet IO vedie k vyšším rýchlostiam systému a k nižšiemu príkonu.*
  - ***Vyššia spoľahlivosť'-** pravdepodobnosť poruchy je priamo úmerná od počtu IO v systéme- je štatisticky spoľahlivejšia.*
  - ***Bezpečnosť návrhu-** systémy navrhnuté pomocou zákazníckych obvodov je možné relatívne ťažko kopírovať.*
  - ***Väčšia flexibilita-** ľahká zmena vlastností systému podľa požiadaviek zákazníka bez nutnosti zmeny DPS.*

# 1.1 Základné pojmy

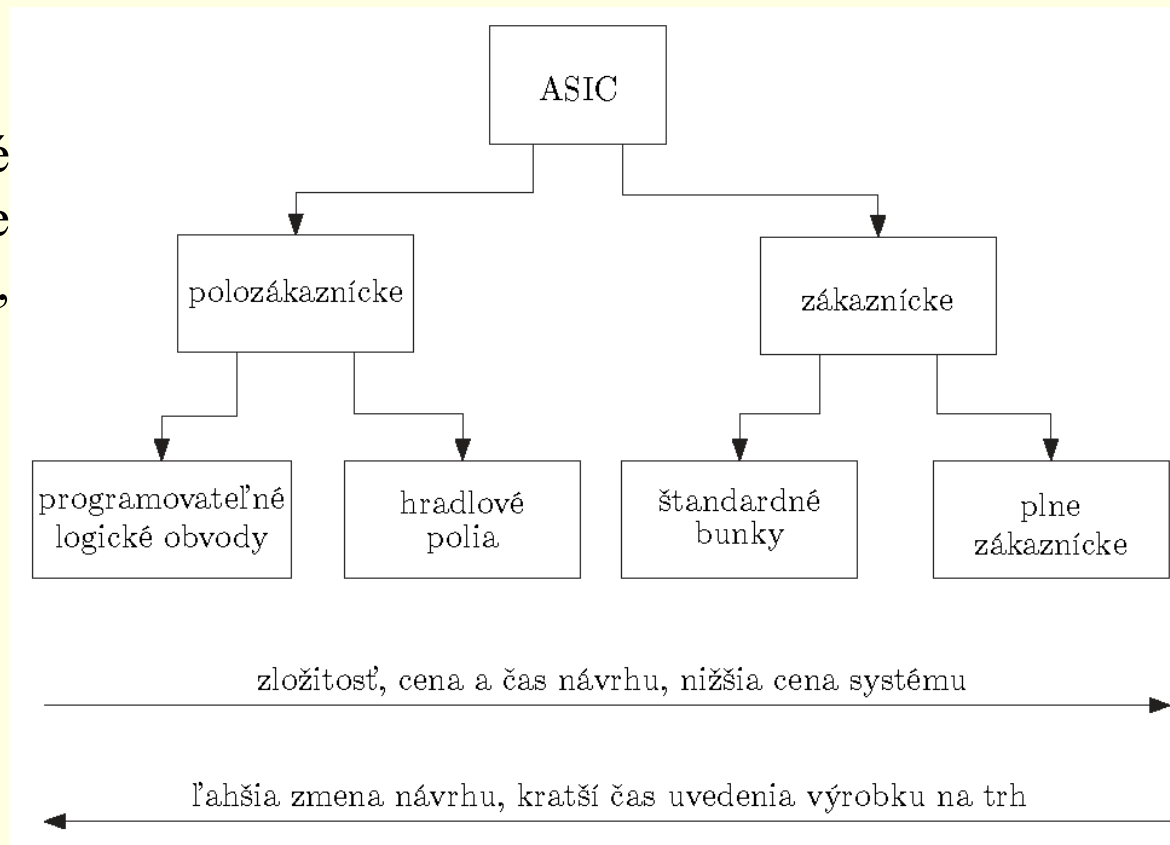
## Alternatívy obvodov ASIC

- **Polozákaznícke**- pri týchto metódach sa požiadavkám zákazníka prispôsobuje iba málo masiek.
- **Zákaznícke**- tieto metódy vyžadujú prispôsobenie všetkých masiek potrebných pri výrobe IO.

Programovateľné logické obvody tvoria pomerne rozvetvenú rodinu obvodov, ktoré sa vzájomne líšia:

technológiou výroby a

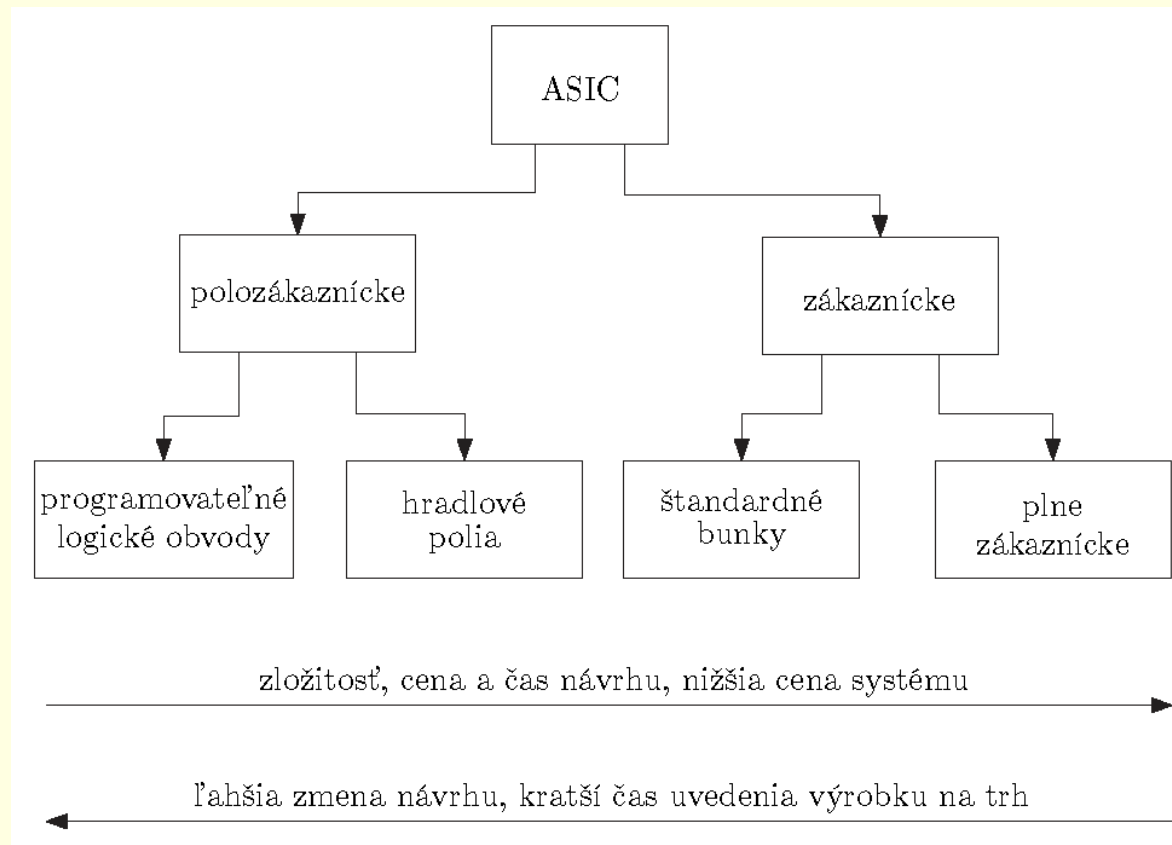
svojou vnútornou štruktúrou.



# 1.1 Základné pojmy

## Alternatívy obvodov ASIC

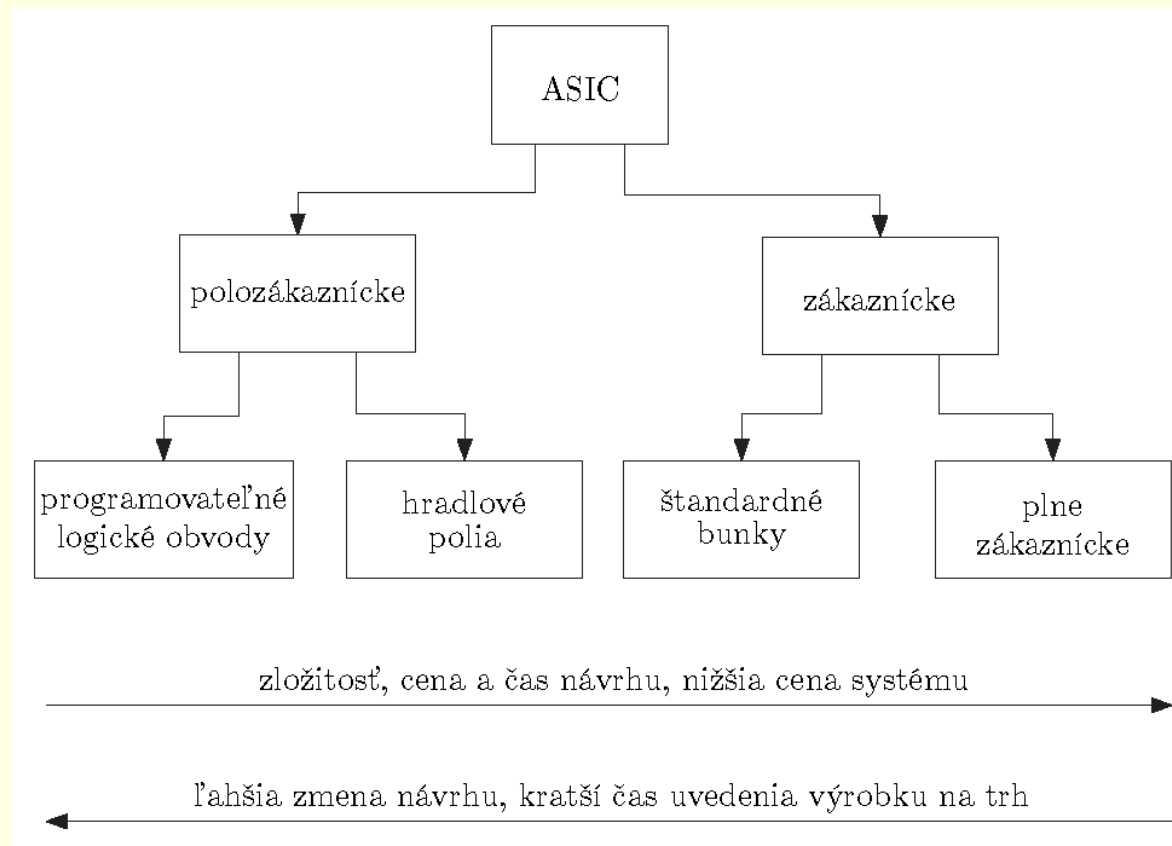
- **Programovateľné logické obvody (PLD):** Sú monolitické IO s logickými bunkami, ktoré môžu byť programované a v niektorých prípadoch i reprogramované užívateľom. Programovanie obvodu sa uskutočňuje vytváraním, alebo prerušovaním programovateľných prepojení, alebo zápisom do pamäťových buniek.



# 1.1 Základné pojmy

## Alternatívy obvodov ASIC

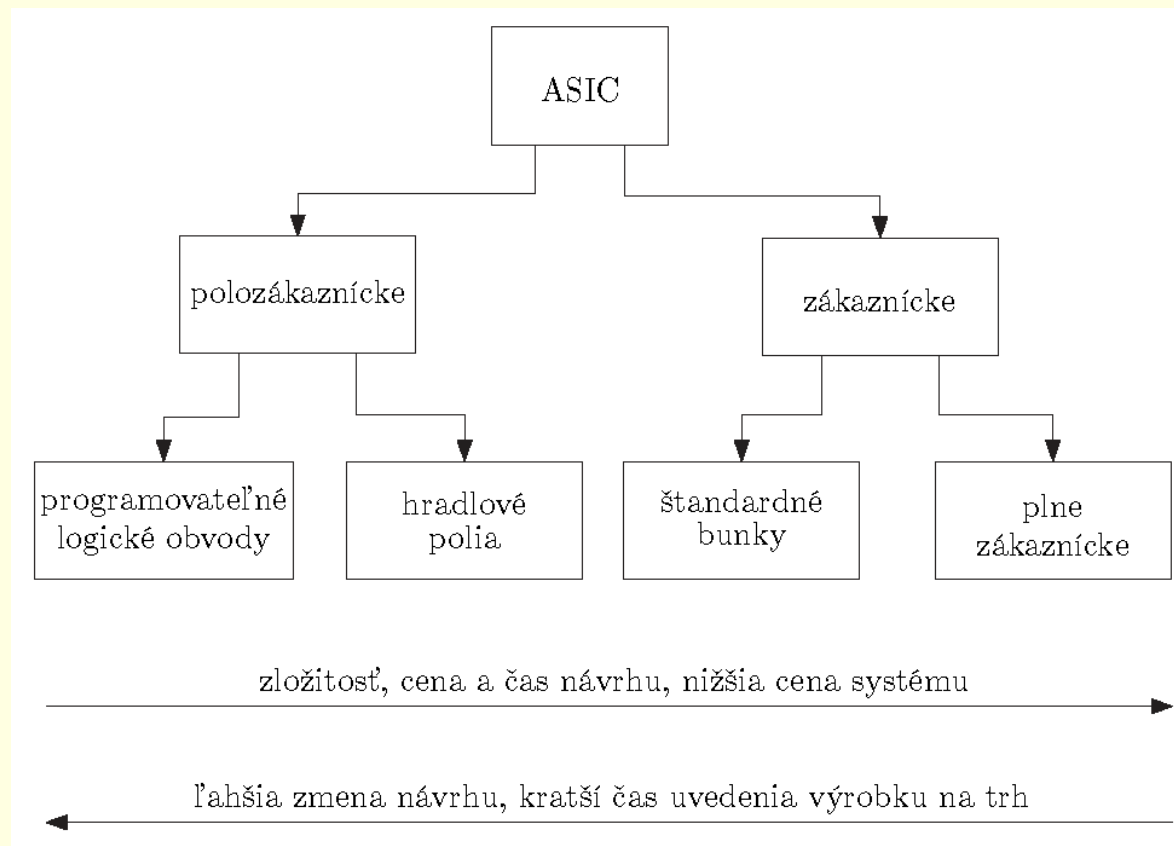
- **Hradlové polia (GA):** Sú monolitické IO, v ktorých sú tranzistory umiestnené v riadkoch alebo stĺpcoch. Programovanie sa uskutočňuje pomocou jednej, dvoch, alebo až troch masiek v procese výroby. Väčšia časť masiek je spoločná pre viacerých zákazníkov, preto môžu byť čipy až do určitej úrovne technologicky vyrábané v predstihu.



# 1.1 Základné pojmy

## Alternatívy obvodov ASIC

- **Štandardné bunky:** Sú monolitické IO, ktoré sú navrhované prostredníctvom existujúcej knižnice buniek, ktorá obsahuje vopred definované obvodové štruktúry. Obvod je programovaný v procese výroby prostredníctvom všetkých masiek.

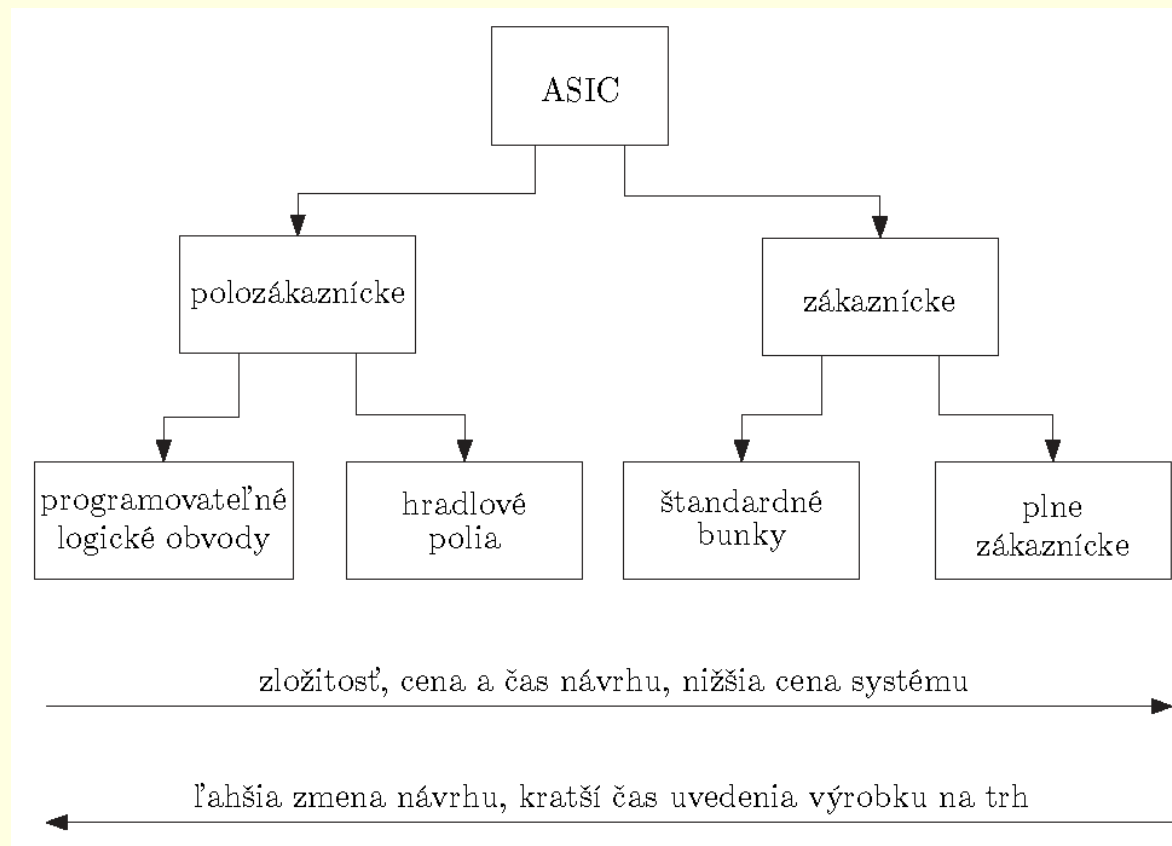




# 1.1 Základné pojmy

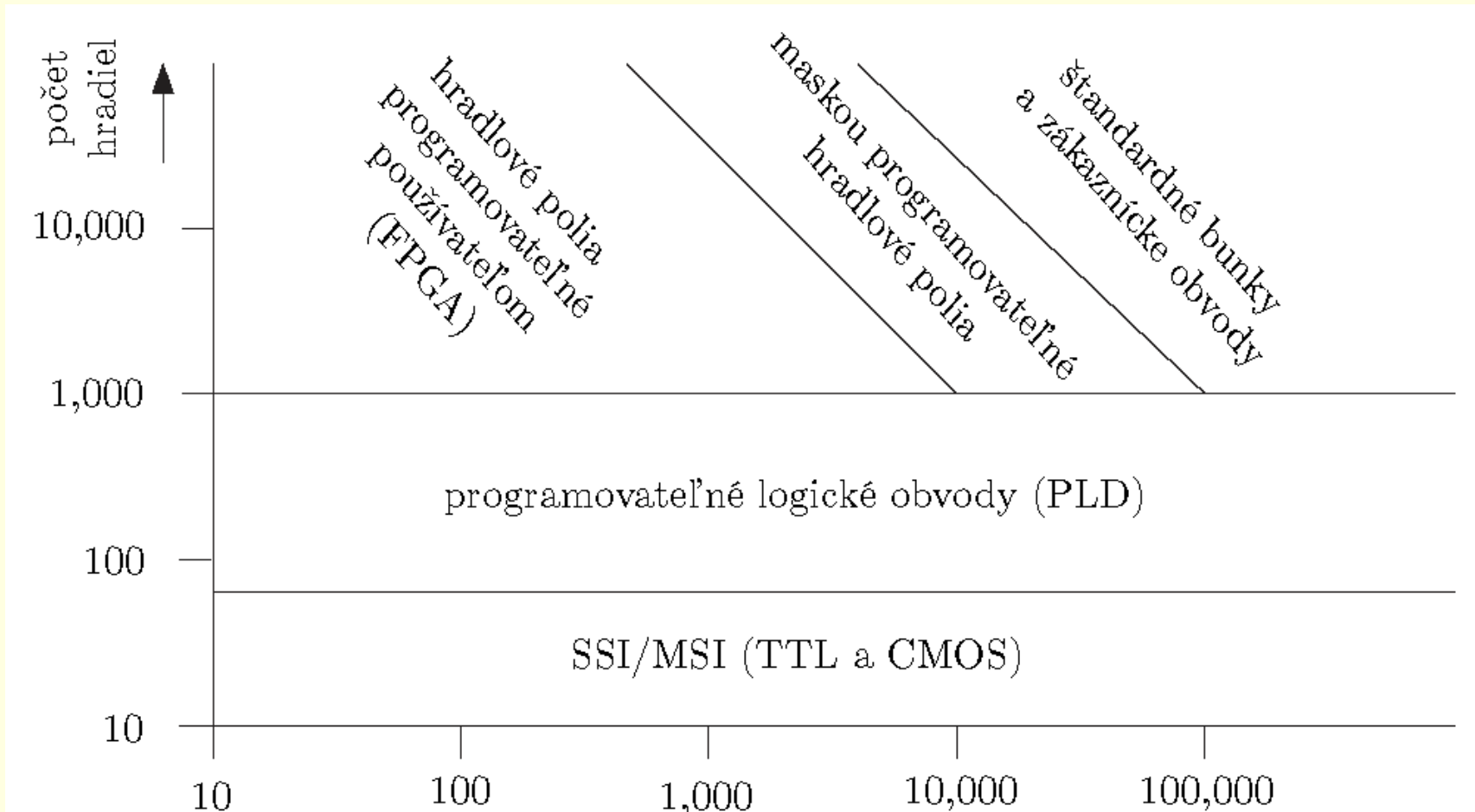
## Alternatívy obvodov ASIC

- **Plne zákaznicke obvody:** Sú tiež monolitické IO, charakteristické tým, že sú plne navrhnuté užívateľom. Obvod sa predáva jedinému zákazníkovi.



# 1.1 Základné pojmy

Obvody ASIC sú najlepším riešením pre väčšinu log. funkcií. Rozhodnutie, ktorá alternatíva je na trhu ASIC najvýhodnejšia, závisí od požadovanej hustoty integrácie a tiež od sériovosti zariadenia v ktorom použijeme obvod ASIC. Použitie **PLD- Programmable Logic Device** (programovateľných logických obvodov ) nie je obmedzené počtom kusov (najvýhodnejšia alternatíva je pri hustote integrácie do 1000 hradiel na čip).



# 1.1 Základné pojmy

## Používané skratky:

- *ASIC- Application Specific Integrated Circuits* (zákaznícke integrované obvody)
- *PLD- Programmable Logic Device* (programovateľné logické obvody)
- *GAL- Generic Logic Array* (programovateľný log. obvod s flexibilnou vnútornou štruktúrou- môže nahradiť niekoľko rôznych obvodov typu PAL)
- *PAL- Programmable Array Logic* (obvod pozostávajúci z programovateľného poľa AND pevne pripojené k OR)
- *PLA- Programmable Logic Array* (obvod pozostávajúci z program. poľa AND výstupy ktorého sú programovateľne pripojené k poľu OR)
- *FPLA- Field Programmable Logic Array* (obvod pozostávajúci z program. poľa AND i OR hradiel)
- *EPLD- Erasable Programmable Logic Device* (programovateľný log. obvod mazateľný ultrafialovým svetlom)
- *EEPLD- Electrically Erasable Programmable Logic Device* (elektrický mazateľný programovateľný log. obvod)