

Číslicová elektronika

Pavol Galajda, KEMT, FEI, TUKE

Pavol.Galajda@tuke.sk

Základné vlastnosti, parametre, aplikácia pasívnych a polovodičových prvkov, modely prvkov a ich využitie pri analýze a syntéze jednoduchých elektronických obvodov.

Elektronikou rozumieme odvetvie fyziky, ktoré sa zaoberá vedením elektrického prúdu a príbuznými javmi v tuhých látkach - kovoch, polovodičoch, dielektrikách, v kvapalinách a v ionizovaných plynoch. Do elektroniky ďalej zahŕňame časť techniky, ktorá sa zaoberá využitím týchto javov pri návrhu a konštrukcii elektronických prvkov a obvodov.

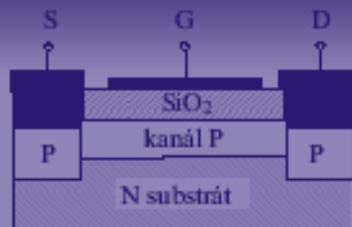
Rozvoj techniky sa začal v druhej polovici 19. storočia. Hlavná pozornosť sa vtedy zamerala na mechanizmy vedenia elektrického prúdu v zriedených plynoch. Toto štúdium viedlo k objavu katódových lúčov (1899). Ďalší výskum ukázal, že katódové lúče sú rýchlo sa pohybujúce záporne nabité častice, ktoré sa začali približne od roku 1900 nazývať *elektrónmi*.

I keď v prvej etape elektroniky dominovali vákuové elektróny, rozvíjali sa postupne aj elektronické prvky z tuhých látok.

Dôležitým medznikom v polovodičovej elektronike bol objav tranzistora. Koncom roku 1947 to bol hrotový tranzistor, ktorý objavil J. Barden a W. H. Brattain. V priebehu ďalších mesiacov W. Shockley sformuloval koncepciu *plošného tranzistora* s využitím vlastností *přechodov PN* (pri jeho činnosti sa vyžadujú obidva druhy nosičov náboja - elektróny a diery a preto patrí medzi *bipolárne súčiastky*). Nie je bez zaujímavosti, že hrotový a plošný tranzistor sa objavili ako dôsledok experimentov, cieľom ktorých bolo získať *unipolárne súčiastky*. Keďže tieto súčiastky využívajú efekt poľa, nazývajú sa *tranzistory ovládané elektrickým poľom* a označujú sa FET (Field Effect Transistor).

Spoločne s *integráciou* pokračovala aj *miniaturizácia* súčiastok a polovodičová technika vyúsťila tak do svojej súčasnej etapy - *mikroelektroniky*. Polovodičové súčiastky a obvody okrem špeciálnych aplikácií (napr. obrazovky) nahradili elektróny.

Ale o tom až neskôr...

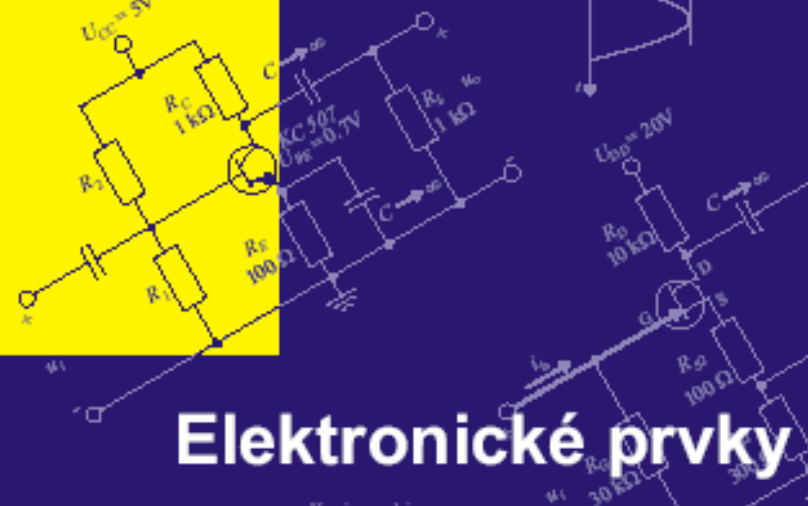
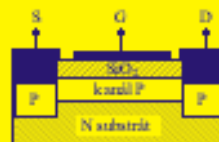


ISBN 80-89061-51-6



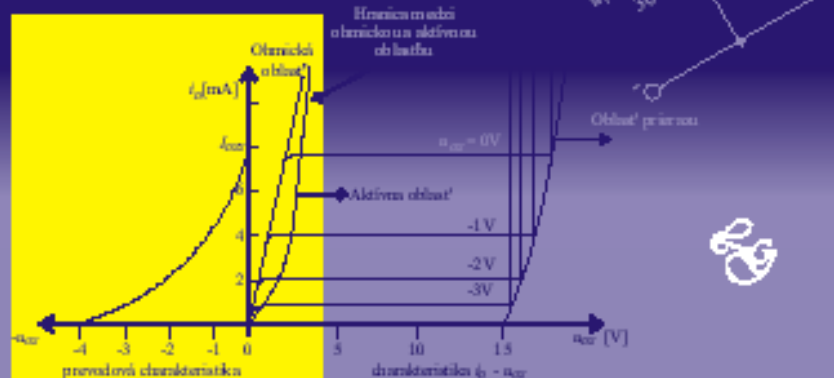
Elektronické prvky

Pavol Galajda
Rastislav Lukáč



Elektronické prvky

Galajda - Lukáč



Prečo práve S.O.S Electronic



Viac ako 7000 typov súčiastok priamo na našom sklade...

Široký výber sortiments, prispôbený Vašim požiadavkám...

Rýchle dodávky tovaru...



Vždy máme pre Vás pripravené niečo nové...

Technické poradenstvo, vyškolený personál, kvalitné služby...

Kvalitné služby pre Vás - ISO certifikát...

ISBN 80-89061-59-1



9 788089 761594

OnLine Shop ...
- aktuálne ceny a skladové množstvá...

Novinky, zauímavosti, akcie ...

Komplexné informácie ...

4 x ročne časopis ...

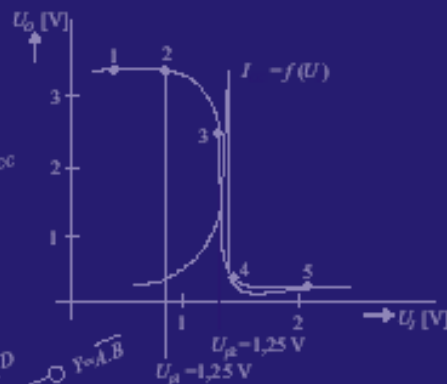
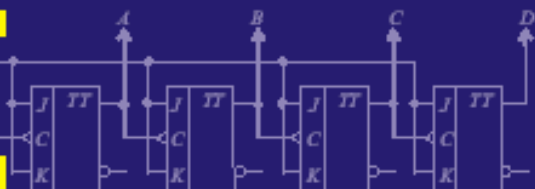
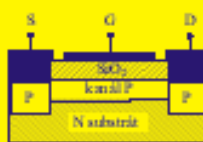
www.soselectronic.sk

S.O.S. electronic, Ždiarska 32, 04001 Košice, tel. 055/623 40 00-4, fax. 055/623 40 07, e-mail: info@sos.sk



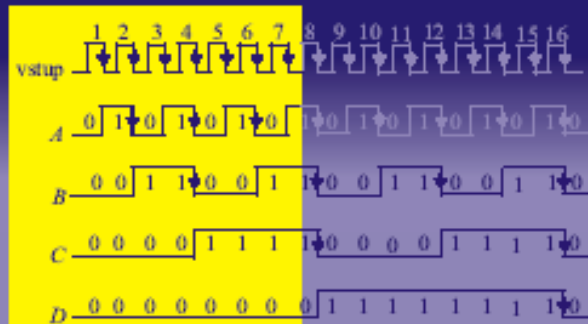
Elektronické obvody

Pavol Galajda¹⁾
Rastislav Lukáč²⁾
vstup



Elektronické obvody

Galajda - Lukáč



6 Pol'om riadený tranzistor

Pol'om riadený tranzistor (Field Effect Tranzistor - FET), ktorý navrhol W. Shockley v roku 1952 sa líši od bipolárneho tranzistora tým, že riadiacim parametrom pre FET nie je *prúd*, ale *napätie*.

FET je *unipolárna* súčiastka, pretože prúd je realizovaný buď pohybom dier alebo pohybom elektrónov. Oba typy FETov sú riadené napätím priloženým medzi *hradlo* (Gate - G) a *emitor* (Source - S).

Z porovnania FET tranzistorov s bipolárnymi tranzistormi vyplýva: *drain* (D) je analogický s kolektorom, *source* (S) je analogický s emitorom bipolárneho tranzistora a *gate* (G) – hradlo je analogické s bázou bipolárneho tranzistora. V ďalšom texte budeme pri nazývaní oblastí a elektród pol'om ovládaných tranzistorov používať názvy a značenie zaužívané v literatúre, t.j. emitor S, kolektor D a hradlo G. Emitor a kolektor FETu sa zvyčajne môžu vymeniť bez ovplyvnenia činnosti tranzistora.

6.1 Výhody a nevýhody FETov

Výhody FETov môžeme zhrnúť do nasledujúcich bodov:

- Sú to napäťovo-riadené súčiastky s vysokou vstupnou impedanciou (rádovo 10^7 až $10^{12} \Omega$). Keďže ich impedancia je podstatne vyššia ako impedancia bipolárnych tranzistorov, FETy uprednostňujeme pred bipolárnymi tranzistormi vo vstupných stupňoch pri viacstupňových zosilňovačoch.
- FETy generujú nižšiu úroveň šumu ako bipolárne tranzistory.
- FETy sú teplotne stabilnejšie ako bipolárne tranzistory.
- Výkonové FETy môžu rozptýliť väčší výkon a spínať veľké prúdy.

6.1 Výhody a nevýhody FETov

Výhody FETov môžeme zhrnúť do nasledujúcich bodov:

- Výroba FETov je jednoduchšia ako výroba bipolárnych tranzistorov, lebo vyžaduje menej maskovacích krokov a menej difúzií. Tým sa dá umiestniť väčší počet súčiastok (tranzistorov) na jeden čip, a teda dosiahnuť väčší *stupeň integrácie*.
- Pre malé hodnoty napätia medzi kolektorom a emitorom sa FETy chovajú ako napätím riadené rezistory.
- Vysoká vstupná impedancia FETov dovoľuje uchovať náboj pomerne dlho, čo umožňuje ich použitie v pamäťových prvkoch.

6.1 Výhody a nevýhody FETov

Nevýhody obmedzujúce použitie v niektorých aplikáciách:

FETy majú obyčajne horšiu frekvenčnú odpoveď z dôvodu vysokej vstupnej kapacity.

Niektoré typy FETov majú horšiu linearitu.

FETy môžeme zničiť pri manipulácii s nimi v dôsledku statickej elektriny.

6.2 Typy FETov

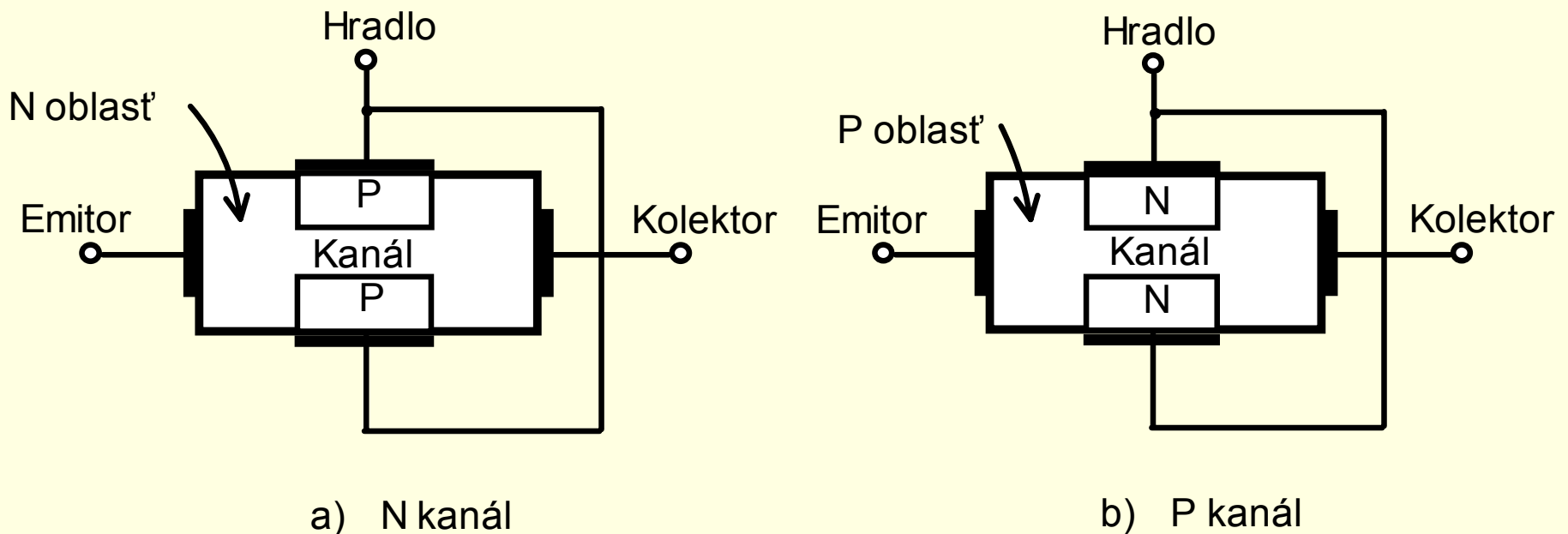
V ďalšom uvedieme tri hlavné typy FET-ov

- FETy s priechodovým hradlom (**JFET**)
- FETy s izolovaným hradlom, pracujúce v ochudobňovacom móde (**ochudobnený MOSFET/ochudobnený MISFET**)
- FETy s izolovaným hradlom pracujúce v obohacovacom móde (**obohatený MOSFET/obohatený MISFET**)

6.3 Princíp činnosti a konštrukcia tranzistora JFET

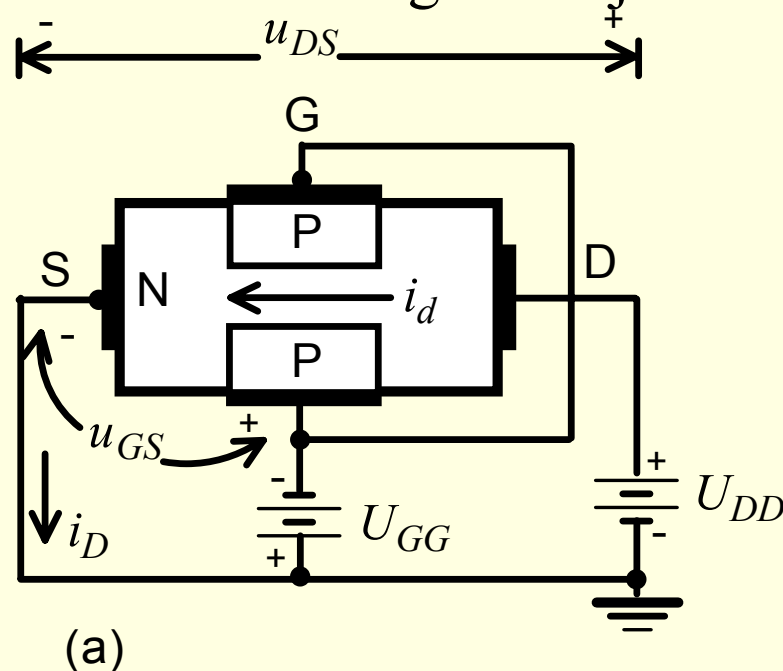
Podobne ako bipolárny tranzistor je JFET trojvývodová súčiastka, má však iba jeden priedchod PN. Náčrt fyzikálnej štruktúry JFETu je na Obr.

N kanál JFETu, ktorý je zobrazený na Obr.a) je vyhotovený z materiálu typu N, do ktorého sú z každej strany nadifundované materiály typu P.



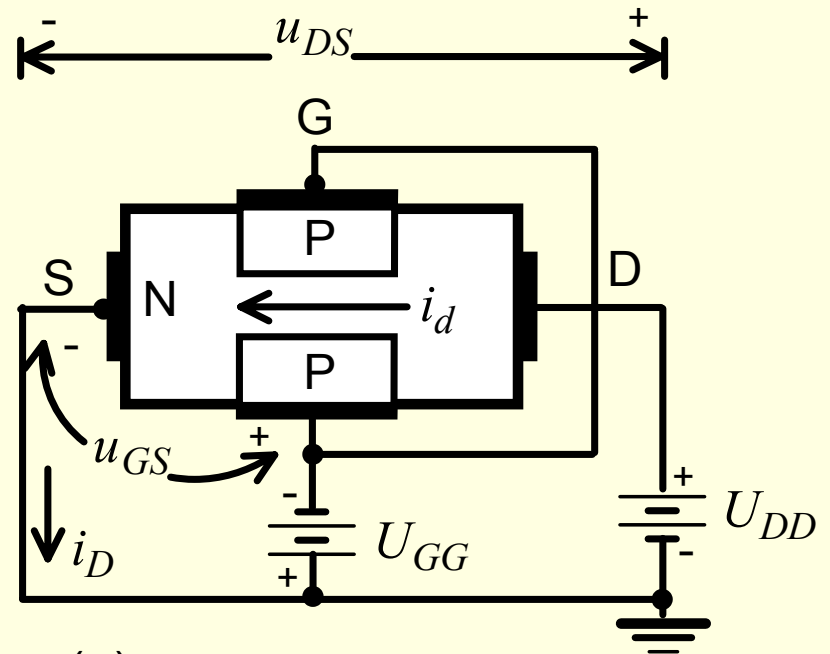
6.3 Princíp činnosti a konštrukcia tranzistora JFET

Aby sme pochopili činnosť JFETu, pripojíme N kanál JFETu k vonkajšiemu obvodu. Napájacie napätie U_{DD} pripojíme na kolektor (analogicky s napájacím napätím U_{CC} v prípade bipolárnych tranzistorov) a emitor pripojíme na zem. Napájacie napätie hradla U_{GG} pripojíme na hradlo (analogicky s U_{BB} v prípade bipolárnych tranzistorov). Uvedená obvodová konfigurácia je na Obr.a).



6.3 Princíp činnosti a konštrukcia tranzistora JFET

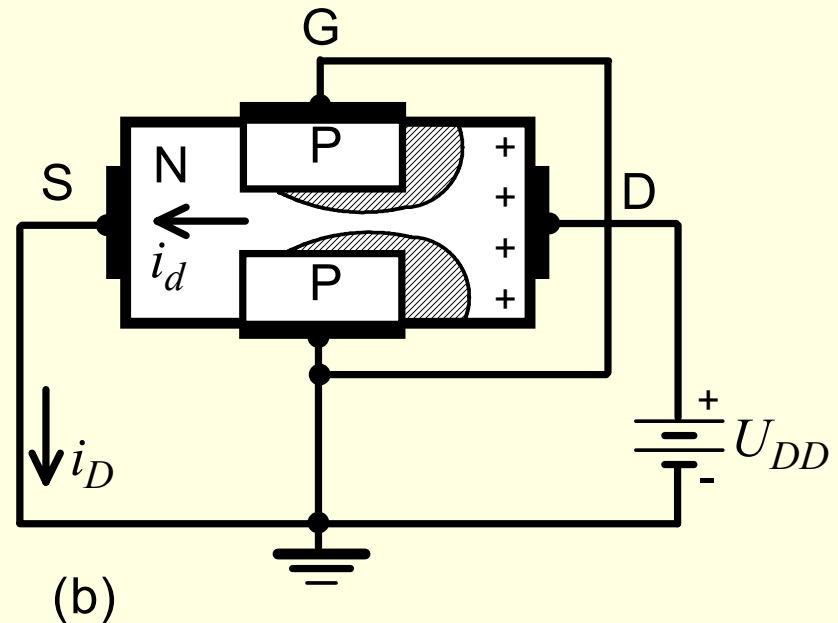
Napätie U_{DD} zabezpečuje napätie kolektor-emitor u_{DS} , ktoré vyvoláva prúd i_D od kolektora k emitoru. Tento kolektorový prúd je identický s emitorovým prúdom a tečie kanálom, ktorý je obklopený hradlom typu P. Napätie hradlo-emitor u_{GS} , ktoré je rovné napätiu $-U_{GG}$ (Obr.a), vytvára v kanáli *ochudobnenú oblasť*, ktorá redukuje jeho šírku a tak zvyšuje odpor medzi kolektorom a emitorom. Keďže priedchod hradlo-emitor je polarizovaný v spätnom smere, nepreteká ním prúd.



(a)

6.3 Princíp činnosti a konštrukcia tranzistora JFET

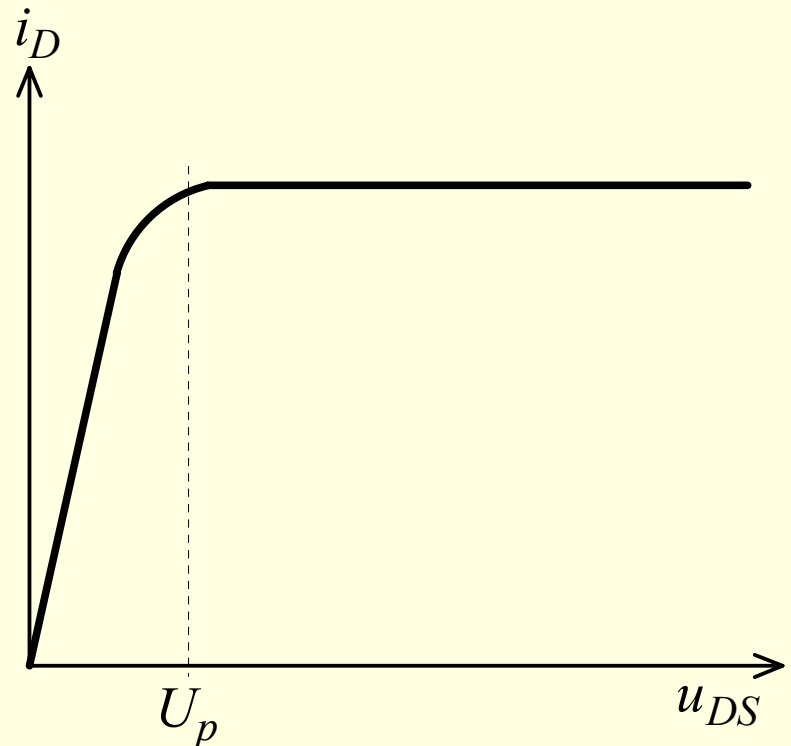
Uvažujme, že JFET pracuje pri $u_{GS}=0$ (pozri Obr.b). Kolektorový prúd i_D pretekajúci kanálom typu N od kolektora smerom k emitoru spôsobí pozdĺž kanála úbytok napätia s vyšším potenciálom na priechode kolektor-hradlo. Toto kladné napätie na priechode kolektor-hradlo polarizuje PN priechod v spätnom smere, čím vytvára vyprázdnenú oblasť naznačenú na Obr.b) šrafované.



6.3 Princíp činnosti a konštrukcia tranzistora JFET

Keď budeme u_{DS} zväčšovať, bude sa taktiež zväčšovať i_D (Obr.). To má za následok väčšiu vyprázdnenú oblasť a zväčšenie odporu medzi kolektorom a emitorom. Pokiaľ sa bude u_{DS} ďalej zväčšovať, dosiahne sa stav, pri ktorom sa vytvorí vyprázdnená oblasť naprieč celým kanálom a kolektorový prúd dosiahne svoju saturačnú hodnotu. Pri zvyšovaní u_{DS} nad túto hodnotu, už zostane i_D konštantný.

Hodnota saturačného kolektorového prúdu pri $U_{GS}=0$ je dôležitým parametrom a označuje sa ako *kolektorový saturačný prúd* I_{DSS} . Ako môžeme vidieť z Obr, zvyšovaním u_{DS} za tento bod *zovretia* kanála sa ďalej nezvyšuje prúd i_D a V-A charakteristika i_D-u_{DS} je konštantná (i_D je konštantný, aj keď sa u_{DS} ďalej zvyšuje).

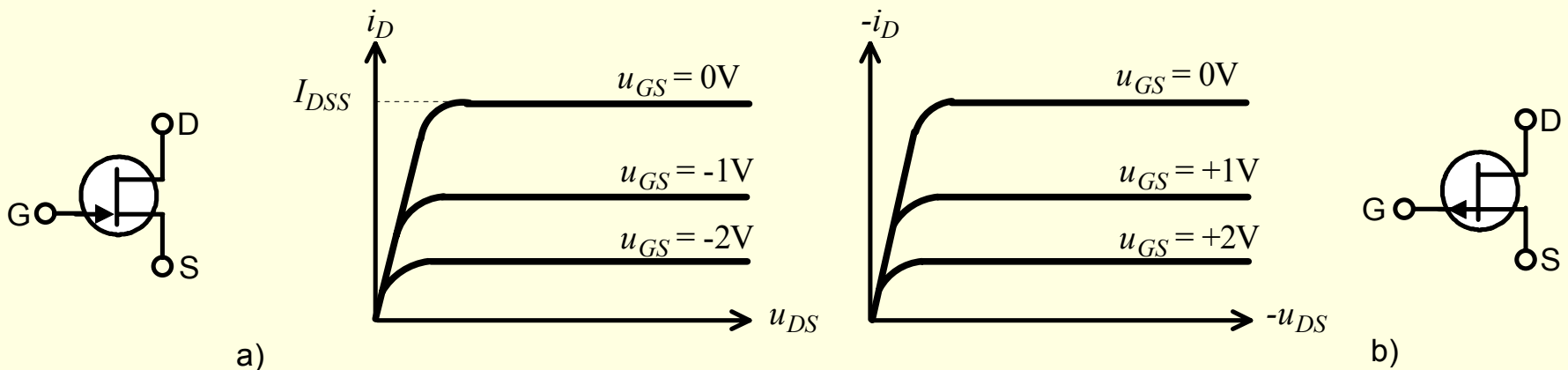


6.3 Princíp činnosti a konštrukcia tranzistora JFET

6.3.1 Zmeny napätia na priechode hradlo-emitor JFET tranzistora

V predchádzajúcej časti sme si popisovali charakteristiku ($i_D - u_{DS}$) pri $u_{GS} = 0$. V tejto časti budeme uvažovať úplné charakteristiky $i_D - u_{DS}$ (pole výstupných charakteristík), teda pre rôzne hodnoty parametra u_{GS} .

JFET je napätím riadená súčiastka, kde riadiacim parametrom je napätie u_{GS} . Na Obr. je znázornená charakteristika $i_D - u_{DS}$ pre JFET s kanálom N a JFET s kanálom P. Schematické značky JFETu s kanálom N aj s kanálom P sú znázornené spoločne s charakteristikami. Schematické značky sa líšia len v orientácii šípok.



6.3 Princíp činnosti a konštrukcia tranzistora JFET

6.3.1 Zmeny napätia na priechode hradlo-emitor JFET tranzistora

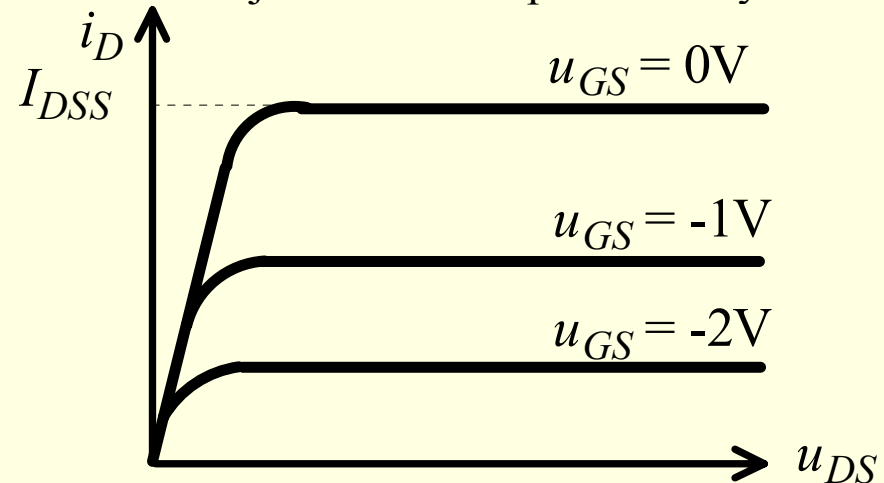
Ak u_{GS} rastie (zápornejšie pre kanál N a kladnejšie pre kanál P), vytvárajúca sa vyprázdnená oblasť sa spája pri nižších hodnotách i_D . Z toho vyplýva, že pre JFET s kanálom N je pri rastúcom zápornom napätí u_{GS} maximálna hodnota i_D nižšia než I_{DSS} . Ak budeme u_{GS} ďalej zväčšovať (viac zápornejšie pre kanál N), dosiahneme hodnotu u_{GS} , pri ktorej bude i_D nulový bez ohľadu na hodnotu u_{DS} . Táto hodnota u_{GS} sa volá U_{GSOFF} alebo *napätie zovretia* (U_p). Hodnota U_p je záporná pre JFET s kanálom N a kladná pre JFET s kanálom P.

I_{DSS} - je *saturačný prúd kolektor-emitor*

6.3 Princíp činnosti a konštrukcia tranzistora JFET

6.3.2 Prevodové charakteristiky JFETu

Pri návrhu zosilňovačov s JFETom má veľký význam, ak poznáme prevodovú charakteristiku tranzistora, ktorá predstavuje závislosť prúdu i_D ako funkciu napätia hradlo-emitor (u_{GS}) nad bodom zovretia. Aj keď je priebeh zostrojený pre konštantné u_{DS} , prevodová charakteristika je v podstate nezávislá od u_{DS} , pretože ak FET dosiahne bod zovretia kanála, prúd i_D je konštantný pre rastúce hodnoty u_{DS} . Túto skutočnosť možno pozorovať na priebehoch $i_D - u_{DS}$, kde každá krivka je konštantná pre hodnoty $u_{DS} > U_P$. Každá krivka má iný saturačný prúd.

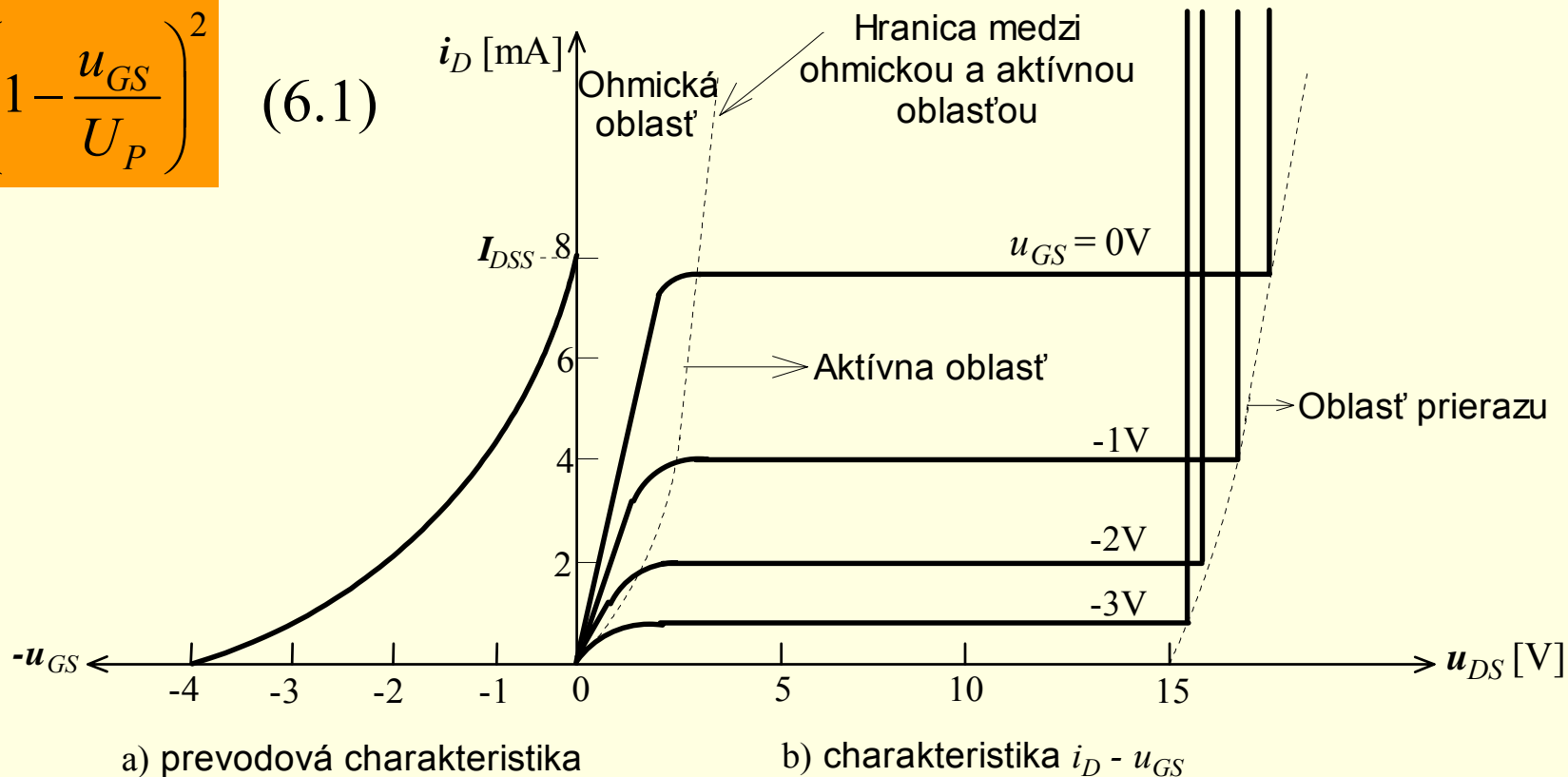


6.3 Princíp činnosti a konštrukcia tranzistora JFET

6.3.2 Prevodové charakteristiky JFETu

Na Obr. je zobrazená prevodová charakteristika a i_D - u_{DS} charakteristiky pre JFET s kanálom N. Priebehy sú zakreslené pre spoločnú os i_D . Pri určení prevodovej charakteristiky budeme vychádzať z nasledujúceho vzťahu (Shockleyho rovnica):

$$\frac{i_D}{I_{DSS}} \approx \left(1 - \frac{u_{GS}}{U_P}\right)^2 \quad (6.1)$$



6.3 Princíp činnosti a konštrukcia tranzistora JFET

6.3.2 Prevodové charakteristiky JFETu

Ak poznáme I_{DSS} a U_P , môžeme potom určiť celú charakteristiku. Výrobca často uvádza tieto dva parametre, takže prevodová charakteristika sa dá určiť z rovnice (6.1) alebo sa dá zostrojiť z kriviek $i_D - u_{DS}$. Prúd i_D sa dostáva do saturácie (je konštantný), keď u_{DS} prekročí napätie, ktoré zodpovedá napätiu zovretia kanála. Tento stav môžeme pre každú krivku vyjadriť rovnicou pre $u_{DS(sat)}$ nasledovne

$$u_{DS(sat)} = u_{GS} + U_P$$

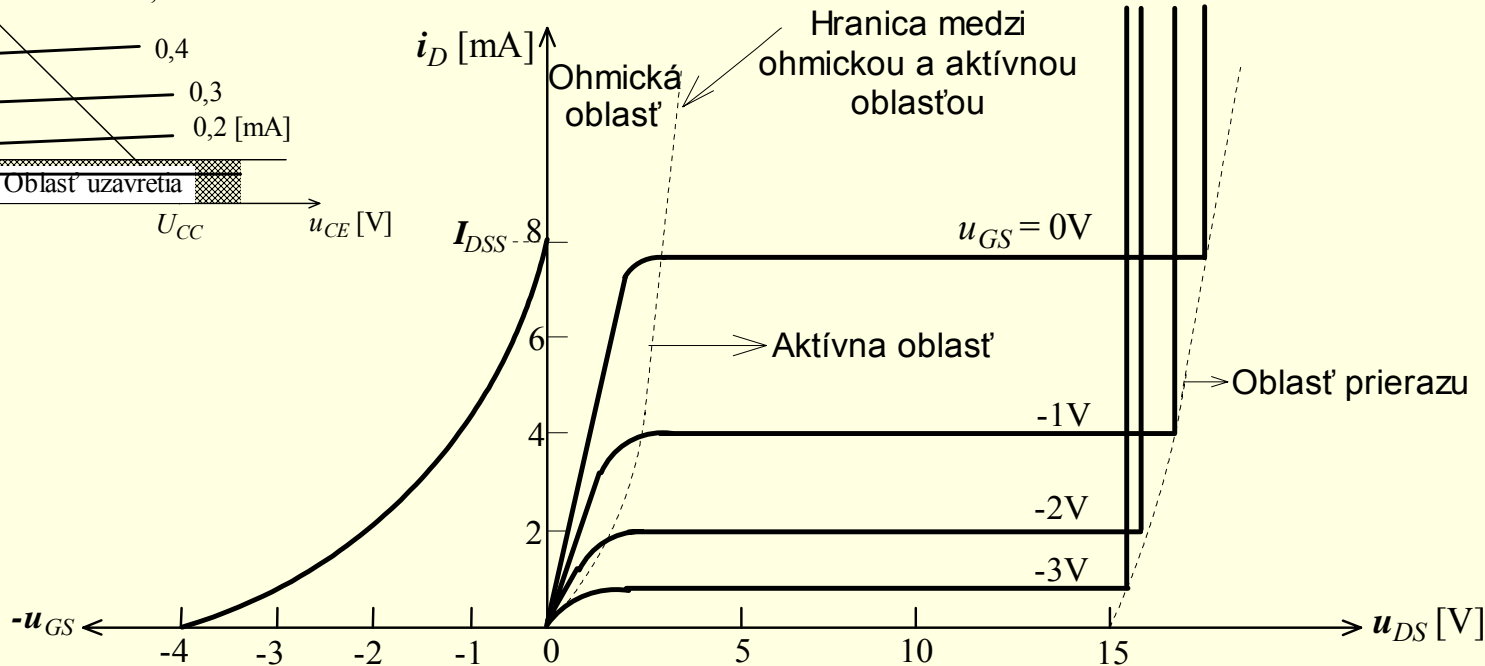
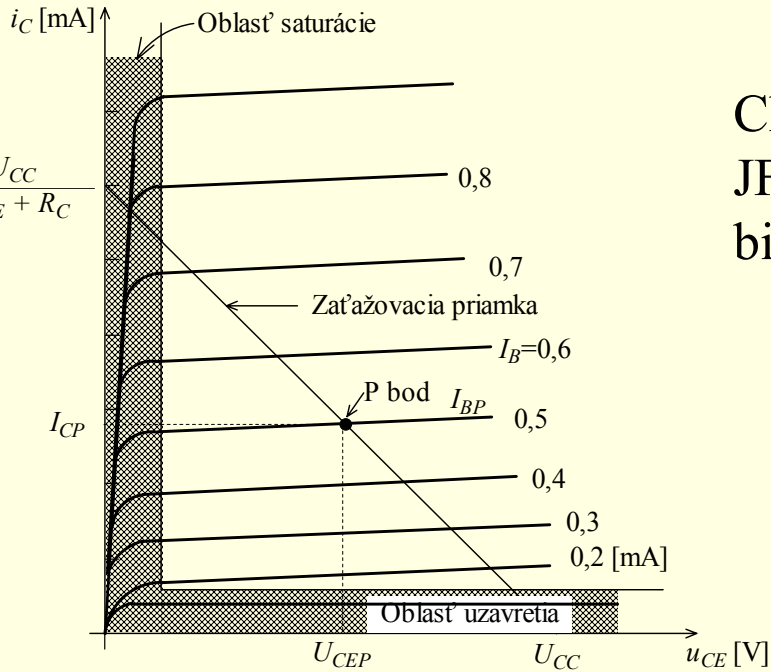
Keď bude u_{GS} zápornejšie, bod zovretia bude mať menšiu hodnotu a saturačný prúd bude menší. Užitočnou oblasťou pre lineárnu činnosť je oblasť nad bodom zovretia a pod napätím prierazu.

V tejto oblasti je i_D v saturácii a jeho hodnota závisí od u_{GS} podľa rovnice (6.1) alebo od prevodovej charakteristiky.

6.3 Princíp činnosti a konštrukcia tranzistora JFET

6.3.2 Prevodové charakteristiky JFETu

Charakteristiky $i_D - u_{DS}$ a prevodová charakteristika JFETu sa líšia od ekvivalentných kriviek pre bipolárny tranzistor v nasledujúcom:



a) prevodová charakteristika

b) charakteristika $i_D - u_{GS}$

6.3 Princíp činnosti a konštrukcia tranzistora JFET

6.3.2 Prevodové charakteristiky JFETu

FET a bipolárny tranzistor sa ďalej líšia v týchto podstatných znakoch

- Vertikálna vzdialenosť medzi dvojicou parametrických kriviek pre FET nie je lineárna vzhľadom k hodnote riadiaceho parametra. Napr. vzdialenosť medzi krivkou s parametrom $u_{GS} = 0$ a krivkou s parametrom $u_{GS} = -1$ V nie je tá istá ako medzi krivkami s parametrami $u_{GS} = -1$ V a $u_{GS} = -2$ V. Pri bipolárnom tranzistore je táto závislosť viac lineárna.
- Druhý rozdiel sa týka veľkosti a tvaru ohmickej oblasti charakteristických kriviek. Pri bipolárnych tranzistoroch sa nelineárnej prevádzke vyhýbame tým, že nepoužívame tranzistor pri hodnotách u_{CE} menších ako 5%, teda sa vyhýbame *saturačnej oblasti*. Z charakteristík JFETu vidíme, že šírka ohmickej oblasti je funkciou napätia hradlo-emitor. Keď amplitúda napätia hradlo-emitor klesá, šírka ohmickej oblasti sa zväčšuje. Ďalej si môžeme všimnúť, že napätie prierazu je funkciou napätia hradlo-emitor a kolektor-emitor. Na získanie lineárneho zosilnenia môžeme využívať len pomerne malú oblasť týchto kriviek - lineárna činnosť je v aktívnej oblasti.

6.3 Princíp činnosti a konštrukcia tranzistora JFET

6.3.2 Prevodové charakteristiky JFETu

Medzi bodom zovretia a bodom prerazu je kolektorový prúd v saturácii a nemení sa významnejšie v závislosti od u_{DS} . Keď FET prekročí bod zovretia, dá sa hodnota i_D určiť z charakteristických kriviek alebo z rovnice (6.1) nasledovne

$$i_D \approx I_{DSS} \left(1 - \frac{u_{GS}}{U_P} \right)^2$$

Saturačný prúd kolektor-emitor I_{DSS} je funkciou teploty, t.j.

$$I_{DSS} = KT^{-3/2}$$

kde K je konštanta. Napätie bodu zovretia je približne lineárnou funkciou teploty (podobne, ako v prípade prúdu báza-emitor pri bipolárnych tranzistoroch)

$$\Delta U_P = -k_P \cdot \Delta T$$

kde $k_P \sim 2\text{mV}/^\circ\text{C}$.

Prúdy a napätia uvedené v tejto časti reprezentujú JFET s kanálom N. Hodnoty pre JFET s kanálom P sú opačné.

6.3 Princíp činnosti a konštrukcia tranzistora JFET

6.3.3 Náhradný obvod, g_m a r_{DS}

Aby sme získali mieru možného zosilnenia v obvode s JFETmi, zavedieme parameter g_m , ktorý sa nazýva *prevodová vodivosť* (*transkonduktancia*). Tento parameter je analogický s prúdovým ziskom bipolárneho tranzistora. Hodnota g_m meraná v siemsenoch (S) je mierou zmeny kolektorového prúdu pri zmene napätia kolektor-emitor. Transkonduktancia sa dá vyjadriť vzt'ahom

$$g_m = \frac{\partial i_D}{\partial u_{GS}} \approx \frac{\Delta i_D}{\Delta u_{GS}} \Big|_{u_{DS} = \text{konšt.}} \quad (6.2)$$

Transkonduktancia g_m sa mení so zmenou pracovného bodu P, čo je vidieť z geometrického určenia g_m z prevodovej charakteristiky. Keď sa i_D mení, mení sa strmosť prevodovej charakteristiky (predchádzajúci Obr.), a tým sa mení g_m . Transkonduktanciu nájdeme, ak derivujeme rovnicu (6.1)

$$g_m = \frac{\partial i_D}{\partial u_{GS}} = \frac{2I_{DSS} (1 - u_{GS} / U_P)}{-U_P} \quad (6.3)$$

Definujeme

$$g_{m0} = \frac{2I_{DSS}}{-U_P}$$

6.3 Princíp činnosti a konštrukcia tranzistora JFET

6.3.3 Náhradný obvod, g_m a r_{DS}

čo je transkonduktancia pri $u_{GS} = 0$. Ak použijeme uvedenú rovnicu, bude transkonduktancia určená vzťahom

$$g_m = g_{m0} \left(1 - \frac{u_{GS}}{U_P} \right) \quad (6.4)$$

Iný tvar rovnice (6.4) nájdeme definovaním

$$k_n = \frac{I_{DSS}}{U_P^2}$$

v rovnici (6.1) a následným usporiadaním jej členov:

$$i_D = I_{DSS} \left(1 - \frac{u_{GS}}{U_P} \right)^2 = \frac{I_{DSS}}{U_P^2} (U_P - u_{GS})^2 = k_n (U_P - u_{GS})^2$$

Zvoľme P bod tak, aby $i_D = I_{DP}$ a $u_{GS} = U_{GSP}$. Potom môžeme napísať

$$U_P - U_{GSP} = -\sqrt{\frac{I_{DP}}{k_n}} \quad (6.5)$$

6.3 Princíp činnosti a konštrukcia tranzistora JFET

6.3.3 Náhradný obvod, g_m a r_{DS}

Z rovnice (6.3) dostávame

$$g_m = -\frac{2I_{DSS}}{U_P} \left(1 - \frac{U_{GSP}}{U_P}\right) = -\frac{2I_{DSS}}{U_P^2} (U_P - U_{GSP})$$

Použitím rovnice (6.5) a dosadením za $U_P - U_{GSP}$ dostaneme

$$g_m = \frac{2I_{DSS}}{U_P^2} \sqrt{\frac{I_{DP}}{k_n}} = 2\sqrt{k_n I_{DP}} \quad (6.6)$$

Inverzný dynamický odpor r_{DS} je definovaný ako prevrátená hodnota smernice charakteristickej krivky $i_D - u_{DS}$ v aktívnej oblasti

$$\frac{1}{r_{DS}} = \frac{\partial i_D}{\partial u_{DS}} \approx \frac{\Delta i_D}{\Delta u_{DS}} \Big|_{\Delta u_{GS} = \text{konšt.}} \quad (6.7)$$

Pretože je smernica charakteristiky malá v aktívnej oblasti, je r_{DS} veľké.

6.3 Princíp činnosti a konštrukcia tranzistora JFET

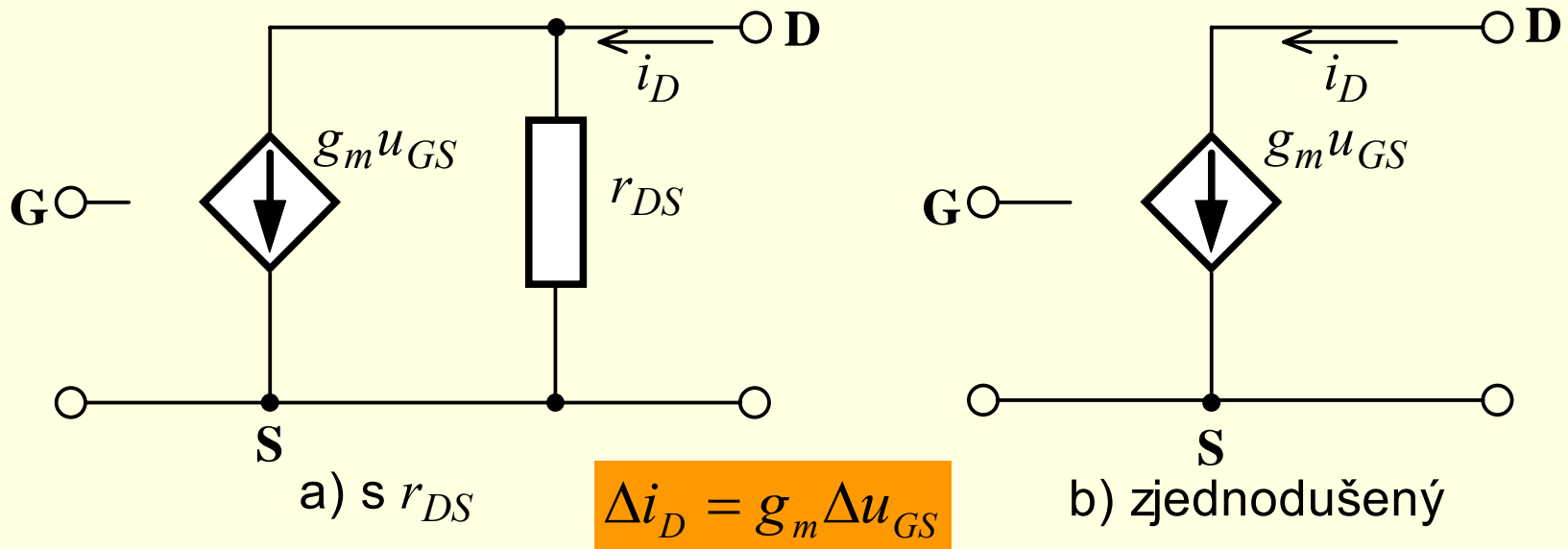
6.3.3 Náhradný obvod, g_m a r_{DS}

V ďalšom odvodíme pre JFET st náhradný obvod z výrazu

$$\Delta i_D = \frac{\partial i_D}{\partial u_{GS}} \Delta u_{GS} + \frac{\partial i_D}{\partial u_{DS}} \Delta u_{DS} \quad (6.8)$$

Rovnicu (6.8) môžeme prepísať pomocou rovníc (6.2) a (6.7) na

$$\Delta i_D = g_m \Delta u_{GS} + \frac{1}{r_{DS}} \Delta u_{DS} \quad (6.9)$$



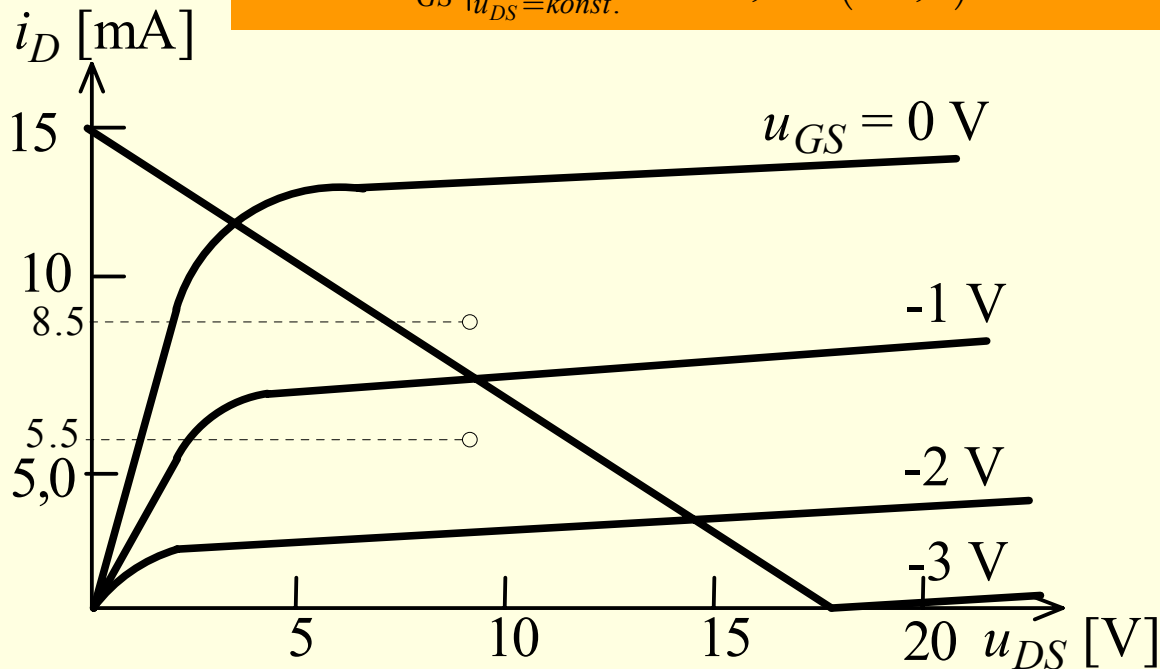
6.3 Princíp činnosti a konštrukcia tranzistora JFET

6.3.3 Náhradný obvod, g_m a r_{DS}

Činnosť JFETu je určená hodnotami g_m a r_{DS} . Tieto parametre určíme pre JFET s kanálom N pomocou charakteristických kriviek nasledovne.

Vyberieme pracovnú oblasť, ktorá je približne v strede charakteristických kriviek, t.j. medzi $u_{GS} = -0,8 \text{ V}$ a $u_{GS} = -1,2 \text{ V}$ a $i_D = 8,5 \text{ mA}$ a $i_D = 5,5 \text{ mA}$. Z rovnice (6.2) určíme

$$g_m = \left. \frac{\Delta i_D}{\Delta u_{GS}} \right|_{u_{DS} = \text{konšt.}} = \frac{(5,5 - 8,5) \text{ mA}}{-1,2 - (-0,8)} = 75 \text{ mS}$$



6.3 Princíp činnosti a konštrukcia tranzistora JFET

6.3.3 Náhradný obvod, g_m a r_{DS}

Ak nie sú dostupné charakteristiky JFETu, dá sa g_m a u_{GS} určiť matematicky za predpokladu, že I_{DSS} a U_P sú známe. Uvedené parametre sa dajú nájsť v katalógových listoch výrobcu. Pokojový kolektorový prúd I_{DP} umiestňujeme medzi $0,3I_{DSS}$ a $0,7I_{DSS}$, čím dosiahneme umiestnenie P bodu do najlineárnejšej oblasti charakteristík. Z rovnice (6.1) pre pracovný bod dostávame

$$g_m = g_{m0} \left(1 - \frac{u_{GS}}{U_P} \right),$$

kde

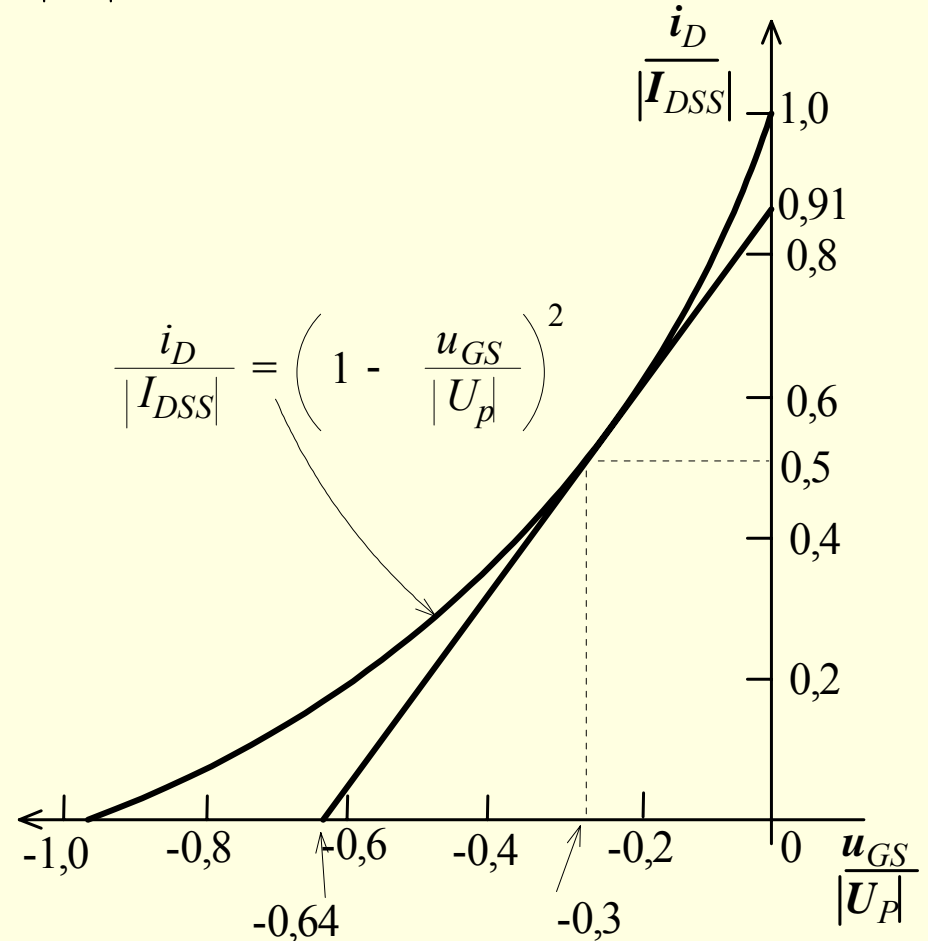
$$g_{m0} = \frac{2I_{DSS}}{-U_P}$$

6.3 Princíp činnosti a konštrukcia tranzistora JFET

6.3.3 Náhradný obvod, g_m a r_{DS}

Vzťah medzi i_D a u_{GS} sa dá zakresliť v normovanom grafe (Obr.). Vertikálna (y-ová) os

grafu je $i_D / |I_{DSS}|$ a horizontálna (x-ová) os je $u_{GS} / |U_P|$. Smernica charakteristiky je g_m .



6.3 Princíp činnosti a konštrukcia tranzistora JFET

6.3.3 Náhradný obvod, g_m a r_{DS}

Jednoduchý postup na umiestnenie pracovného bodu do stredu lineárnej oblasti je nasledovný:

- Vyberieme $I_D = I_{DSS} / 2$. Z charakteristiky na predchádzajúcom Obr. vychádza

$$U_{GSP} = 0,3U_P .$$

- Vyberieme $U_{DSP} = U_{DD} / 2$

Zo smernice krivky na predchádzajúcom Obr. určíme transkonduktanciu v pracovnom bode P.

$$g_m = \frac{0,91I_{DSS}}{0,64U_P} = \frac{1,42I_{DSS}}{U_P} = -0,71g_{m0}$$

Uvedené vzťahy obyčajne reprezentujú dobrý odhad hodnôt pracovného bodu JFETu.

6.4 Princíp činnosti tranzistora MOSFET a jeho konštrukcia

V tejto časti sa budeme zaoberať FETom so štruktúrou *kov-oxid-polovodič* (MOSFET). Tento typ FETu je konštrukčne riešený tak, že hradlo je izolované od kanála dielektrikom kysličníka kremičitého (SiO_2). Môže pracovať v:

- *obohacovacom* (enhancement)
- *ochudobňovacom* (depletion) móde.

6.4 Princíp činnosti tranzistora MOSFET a jeho konštrukcia

6.4.1 MOSFET pracujúci v ochudobňovacom móde

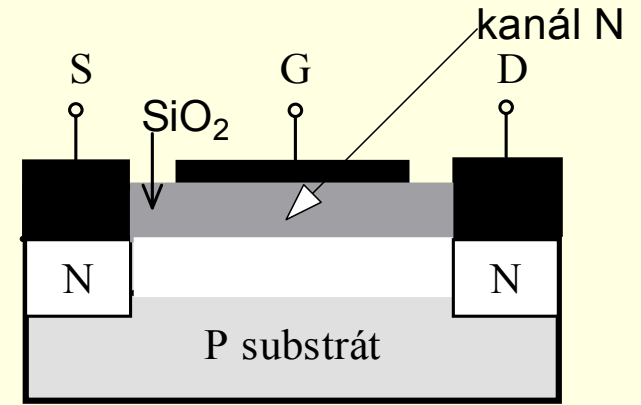
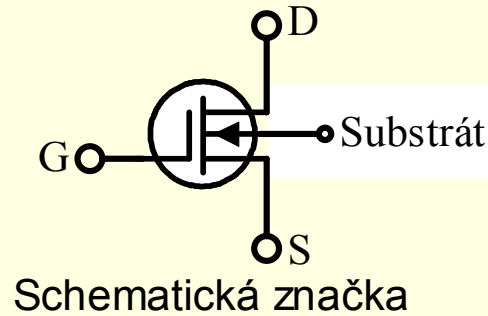
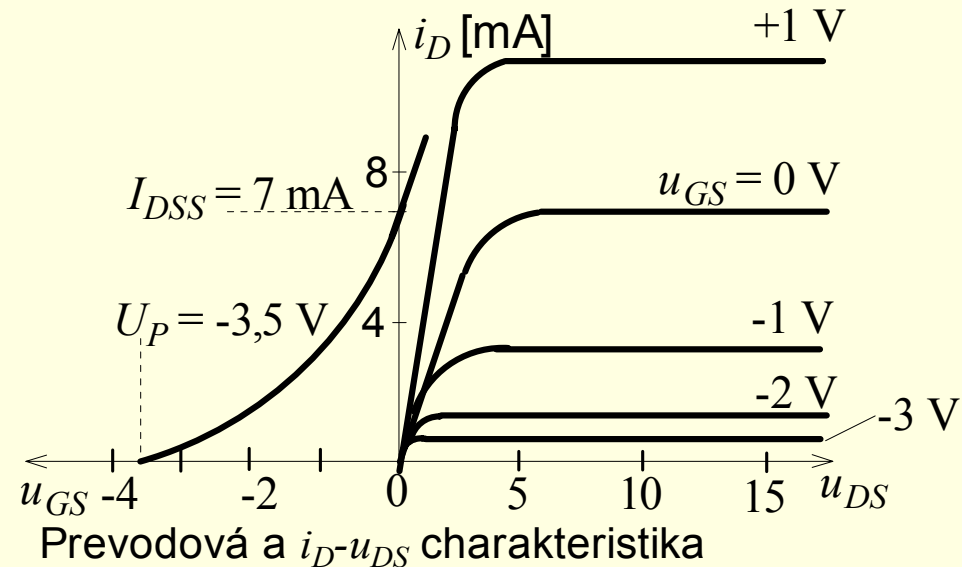


Schéma fyzikálnej štruktúry

Na obrázku je náčrt konštrukcie MOSFETu s kanálom N, schematická značka, prevodová charakteristika a charakteristika $i_D - u_{GS}$. MOSFET v ochudobňovacom móde má kanál fyzicky realizovaný medzi emitorom a kolektorom. Výsledkom je, že po pripojení napätia u_{DS} tečie kanálom (medzi kolektorom a emitorom) prúd i_D . MOSFET v ochudobňovacom móde s kanálom N je vytvorený na podložke P, ktorá je dotovaná ako polovodič typu P. Emitor a kolektor sú polovodiče typu N. Tvoria nízkooporové spojenie medzi koncami kanálu N a hliníkovými kontaktmi emitora (S) a kolektora (D). Vrstva SiO_2 , ktorá má úlohu hradlového izolantu je na povrchu kanálu N. Hliníkový kontakt umiestnený na izolátore SiO_2 tvorí vývod hradla (G).



6.4.1 MOSFET pracujúci v ochudobňovacom móde

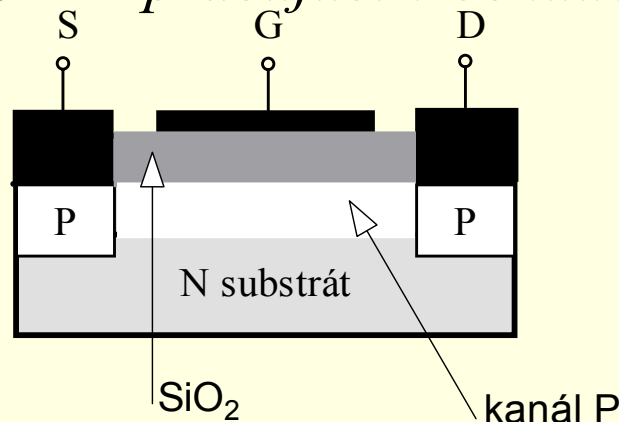
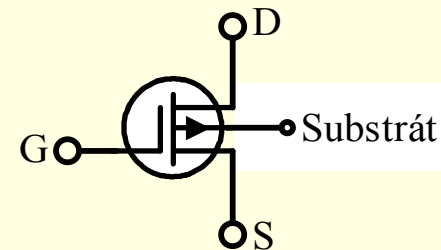


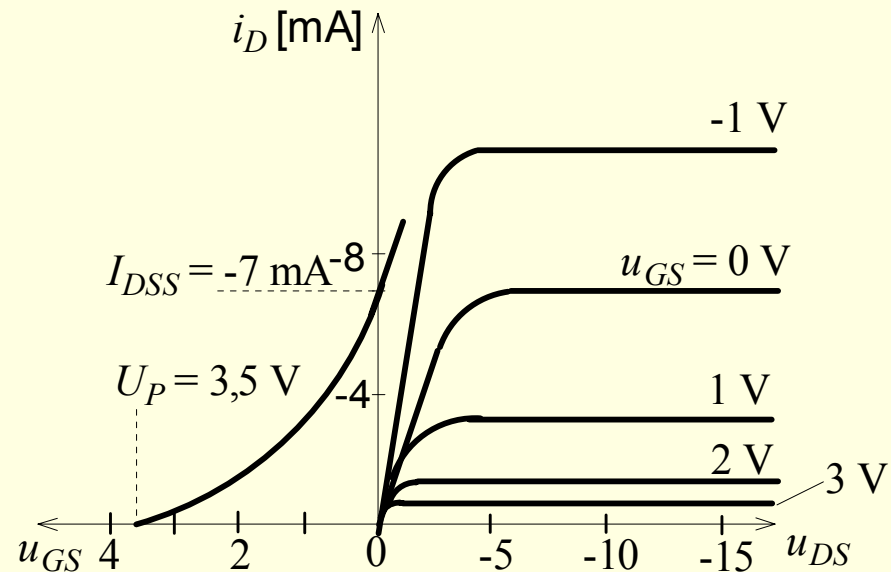
Schéma fyzikálnej štruktúry



Schematická značka

Na obrázku je náčrt konštrukcie MOSFETu s kanálom P, schematická značka, prevodová charakteristika a charakteristika $i_D - u_{GS}$.

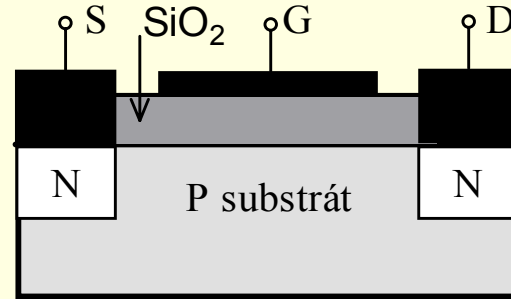
Ako vidieť z obrázkov je činnosť tranzistora MOSFET v ochudobňovacom móde podobná činnosti JFETu. Pri tranzistoroch MOSFET v ochudobňovacom móde však neexistuje PN prieschod medzi hradlom a kanálom - vrstva SiO_2 sa správa ako izolátor. Pretože záporné napätie (pri MOSFETE s kanálom N) bude vytláčať elektróny z oblasti kanála, používa sa tiež termín tranzistor s ochudobneným kanálom. Keď u_{GS} dosiahne hodnotu U_P , dôjde k zovretiu kanála. Pri kladných hodnotách u_{GS} sa bude rozmer kanála zväčšovať, čo sa prejaví zvýšením kolektorového prúdu.



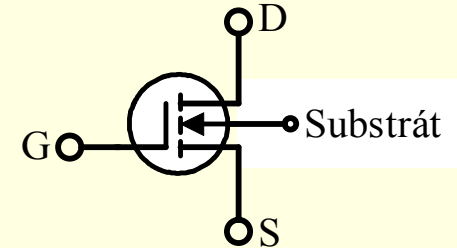
Prevodová a $i_D - u_{DS}$ charakteristika

6.4 Princíp činnosti tranzistora MOSFET a jeho konštrukcia

6.4.2 MOSFET pracujúci v obohacovacom móde- kanál N

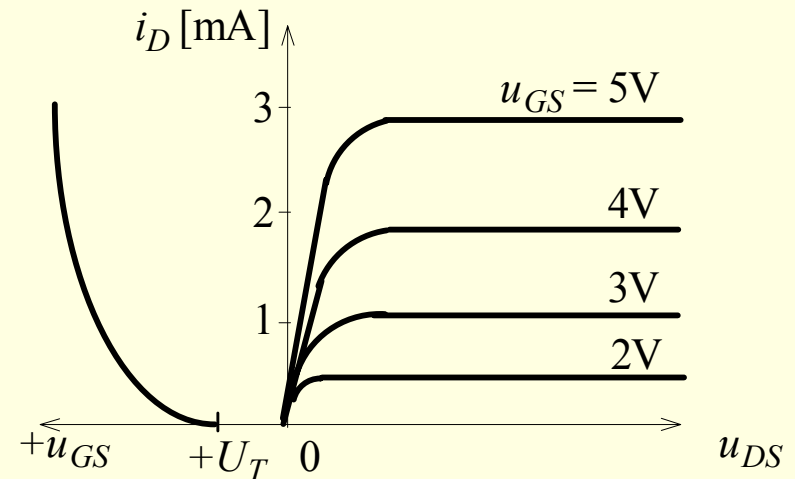


a) Schéma fyzikálnej štruktúry



b) Schematická značka

MOSFET pracujúci v obohacovacom móde je na Obr. Od MOSFETu pracujúceho v ochudobňovacom móde sa líši v tom, že nemá tenkú vrstvu (kanál) N a na vytvorenie kanálu potrebuje kladné napätie u_{GS} medzi hradlom a emitorom, ktoré z oblasti podložky priťahuje elektróny medzi N dotovaný kolektor a N dotovaný emitor. Kladné napätie u_{GS} spôsobí, že elektróny sa akumulujú pri povrchu pod kysličnikovou vrstvou. Keď napätie dosiahne prahovú hodnotu U_T , je pritiažených dostatok elektrónov na vytvorenie vodivého kanálu N. Pokiaľ napätie u_{GS} neprekročí U_T , bude tiecť kanálom nepatrný prúd.

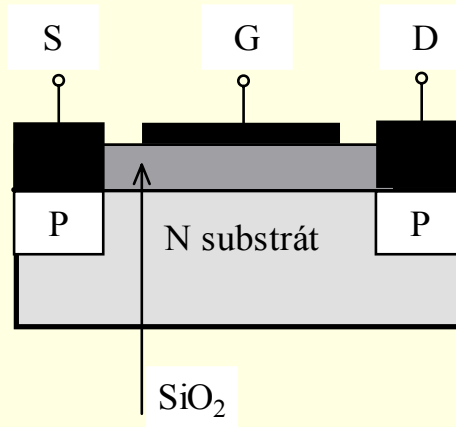


c) Prevodová a i_D-u_{DS} charakteristika

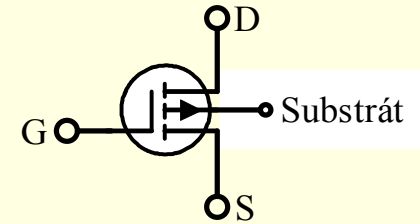
6.4 Princíp činnosti tranzistora MOSFET a jeho konštrukcia

6.4.2 MOSFET pracujúci v obohacovacom móde- kanál P

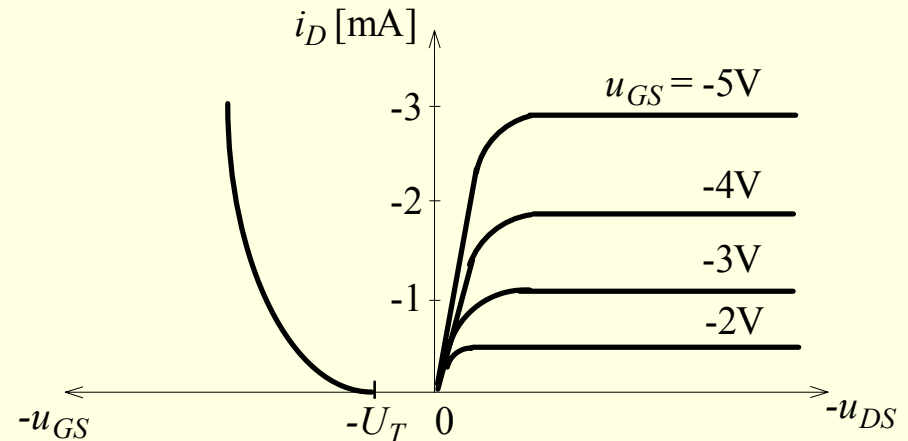
Napriek tomu, že sú viac obmedzené v pracovnej činnosti ako MOSFETy pracujúci v ochudobňovacom móde, nachádzajú tieto typy MOSFETov svoje využitie v aplikáciách integrovaných obvodov pre malé rozmery a jednoduchú konštrukciu. Hradlo pri MOSFEToch s kanálom N a P je reprezentované kovovou vrstvou umiestnenou na vrstve SiO_2 . Na vytvorenie emitora a kolektora je pri výrobe do materiálu podložky (P typ pre kanál N a N typ pre kanál P) nadifundovaný materiál s opačným typom vodivosti.



a) Schéma fyzikálnej štruktúry



b) Schematická značka



c) Prevodová a i_D - u_{DS} charakteristika

6.4 Princíp činnosti tranzistora MOSFET a jeho konštrukcia

6.4.2 MOSFET pracujúci v obohacovacom móde

Pre MOSFET v obohacovacom móde nedefinujeme hodnotu prúdu I_{DSS} , pretože kým sa nevytvorí kanál, kolektorový prúd je nulový. Pre $u_{GS} = 0$ je prúd I_{DSS} nulový. Pre hodnoty

$$u_{GS} > U_T$$

môžeme kolektorový prúd v saturácii vypočítať z rovnice

$$i_D = k(u_{GS} - U_T)^2 \quad (6.10)$$

Hodnota k závisí od konštrukcie MOSFETu a je predovšetkým funkciou šírky a dĺžky kanála. Typická hodnota pre k je $0,3 \text{ mA/V}^2$. Prahové napätie je špecifikované výrobcom. Hodnotu g_m môžeme určiť derivovaním rovnice (6.10), podobne ako pri JFEToch a dostaneme

$$g_m = \frac{\partial i_D}{\partial u_{GS}} = 2k(u_{GS} - U_T) \quad (6.11)$$

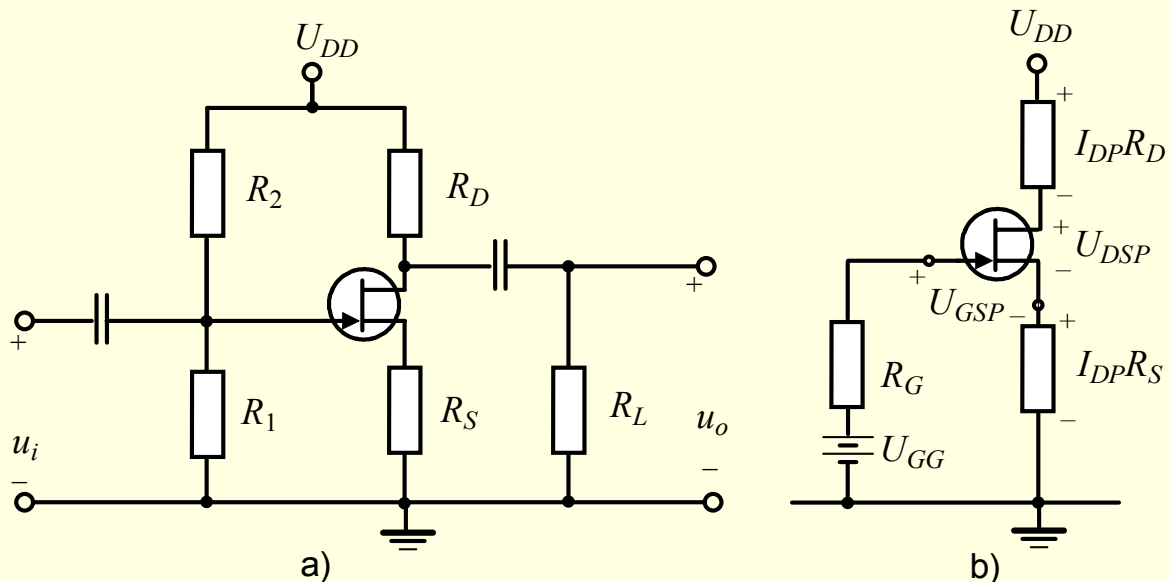
Ak $u_{GS} < U_T$, potom $i_D = 0$.

6.5 Nastavenie pracovného bodu FETu

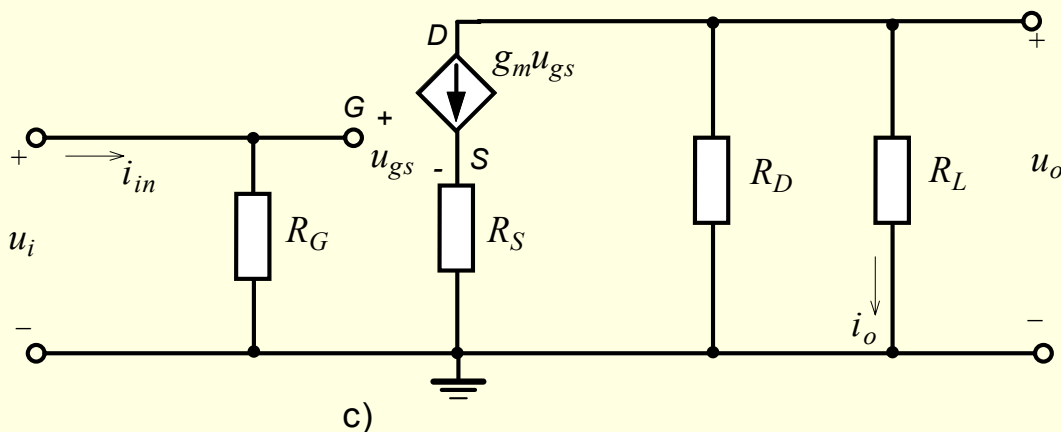
Tie isté základné obvody, ktoré boli použité na nastavenie pracovného bodu bipolárnych tranzistorov sa dajú použiť aj na nastavenie pracovného bodu JFETov a MOSFETov v ochudobňovacom móde. Pre aktívnu oblasť JFETu a MOSFETu v ochudobňovacom móde musí však byť polarita u_{GS} opačná ako je polarita napätového zdroja.

Pri voľbe pracovného bodu nie je k dispozícii napätie opačnej polarity, potrebné na splnenie uvedených obvodových požiadaviek. Aby sme získali napätia správnej polarity je niekedy potrebné vynechať rezistor R_2 (Obr.). Sú však prípady, že ani týmto spôsobom nie je vždy možné určiť hodnotu rezistora tak, aby sa dosiahol požadovaný P bod. V takých prípadoch môže výber nového P bodu poskytnúť riešenie spomínaného problému.

6.5 Nastavenie pracovného bodu FETu



Uvažujme rovnice na nastavenie pracovného bodu zosilňovača so spoločným emitorom (SS) s JFETom (Obr.). Metóda nastavenia pracovného bodu zosilňovača s MOSFETom v ochudobňovacom móde je podobná.



6.5 Nastavenie pracovného bodu FETu

Na predchádzajúcom Obr. je FET zosilňovač s jedným napájacím zdrojom na nastavenia predpätia tranzistora. Pomocou Théveninovej vety dostaneme pre obvod predpätia:

$$R_G = R_1 \parallel R_2 = \frac{R_1 R_2}{R_1 + R_2} \quad (6.12)$$

$$U_{GG} = \frac{U_{DD} R_1}{R_1 + R_2} \quad (6.13)$$

Pretože v obvode vystupujú tri neznáme premenné I_{DP} , U_{GSP} a U_{DSP} , potrebujeme tri js rovnice.

- Prvú rovnicu dostaneme zo slučky hradlo-emitor na predchádzajúcom Obr.b).

$$U_{GG} = U_{GSP} + I_{DP} \cdot R_S \quad (6.14)$$

Pripomeňme, že prúd do hradla je nulový, a preto na rezistore R_G je nulové napätie.

- Druhú rovnicu dostaneme z II. K.Z. pre slučku kolektor-emitor v tvare

$$U_{DD} = U_{DSP} + I_{DP}(R_S + R_D) \quad (6.15)$$

- Tretiu rovnicu potrebnú na určenie pracovného bodu dostaneme z rovnice (6.1), ktorú uvedieme pre $i_D = I_{DP}$ a $u_{GS} = U_{GSP}$:

$$\frac{I_{DP}}{I_{DSS}} = \left(1 - \frac{U_{GSP}}{U_P}\right)^2 \quad (6.16)$$

6.5 Nastavenie pracovného bodu FETu

Uvedené rovnice postačujú pre stanovenie pracovného bodu JFETu a MOSFETu v ochudobňovacom móde, pracujúce ako lineárne zosilňovače.

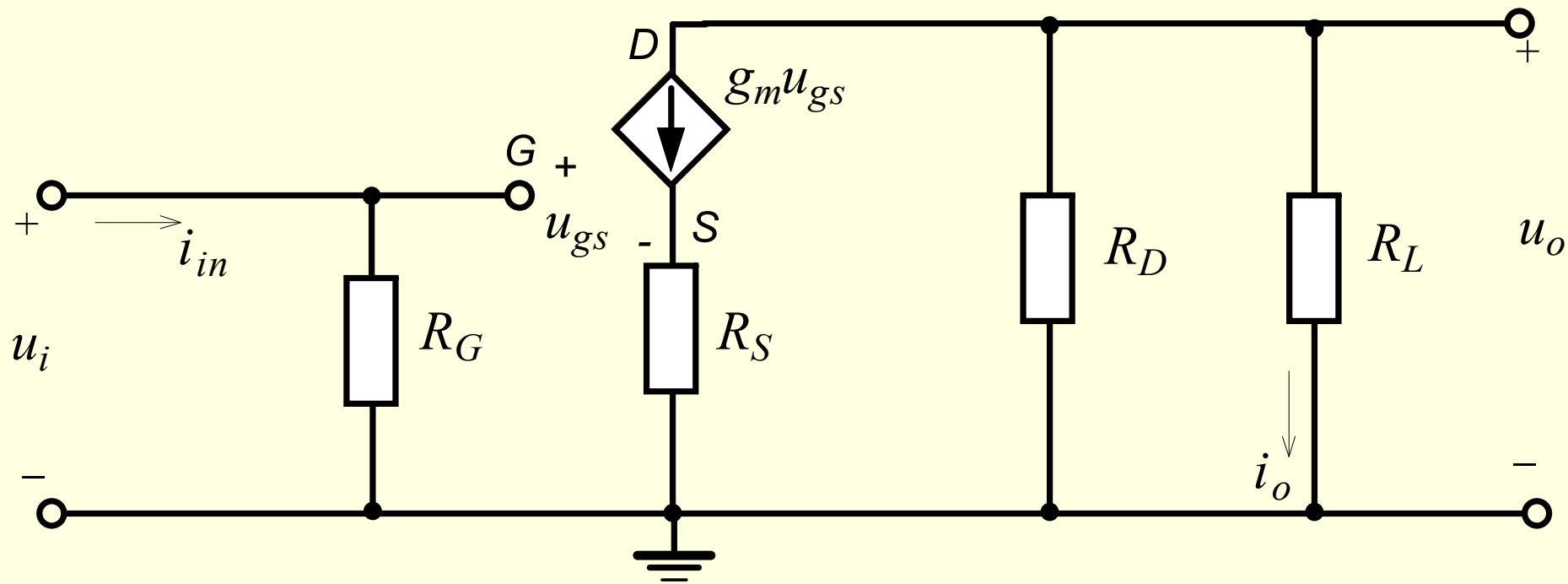
MOSFET v obohacovacom móde sa využíva v číslicových integrovaných obvodoch.

V zapojeniach zosilňovačov s FETmi nepotrebujeme umiestniť P bod do stredu st zaťažovacej priamky, ako to bolo pri nastavení pracovného bodu bipolárnych tranzistorov.

FET zosilňovače používame na vstupe viacstupňových zosilňovačov, aby sa využil ich vysoký vstupný odpor. V tejto časti obvodu sú napät'ové úrovne také malé, že zosilňovač nemusí byť navrhovaný z hľadiska maximálneho rozkmitu výstupného napätia. Okrem toho sú charakteristiky FETu nelineárne a veľkým vstupným rozkmitom by sme mohli generovať skreslený výstupný signál.

6.6 Analýza zosilňovača v zapojení SS

Na Obr. je st náhradný obvod FET zosilňovača. Pretože predpokladáme, že r_{DS} je veľký v porovnaní s $R_D \parallel R_L$, môžeme ho zanedbať. Z II. K.Z. pre obvod hradlo-emitor dostaneme



6.6 Analýza zosilňovača v zapojení SS

$$u_{gs} = u_i - R_S i_D = u_i - R_S g_m u_{gs}$$

Riešením pre u_{gs} dostaneme

$$u_{gs} = \frac{u_i}{1 + R_S g_m}$$

Výstupné napätie u_o určíme zo vzťahu

$$u_o = -i_d (R_D \parallel R_L) = \frac{-(R_D \parallel R_L) u_i g_m}{1 + R_S g_m}$$

Napät'ový zisk A_u potom bude

$$A_u = \frac{u_o}{u_i} = \frac{-g_m (R_D \parallel R_L)}{1 + R_S g_m} = -\frac{R_D \parallel R_L}{R_S + 1/g_m} \quad (6.17)$$

Rezistor R_S je niekedy premostený kondenzátorom. V takom prípade napät'ový zisk vzrastie podľa vzťahu

$$A_u = -(R_D \parallel R_L) g_m \quad (6.18)$$

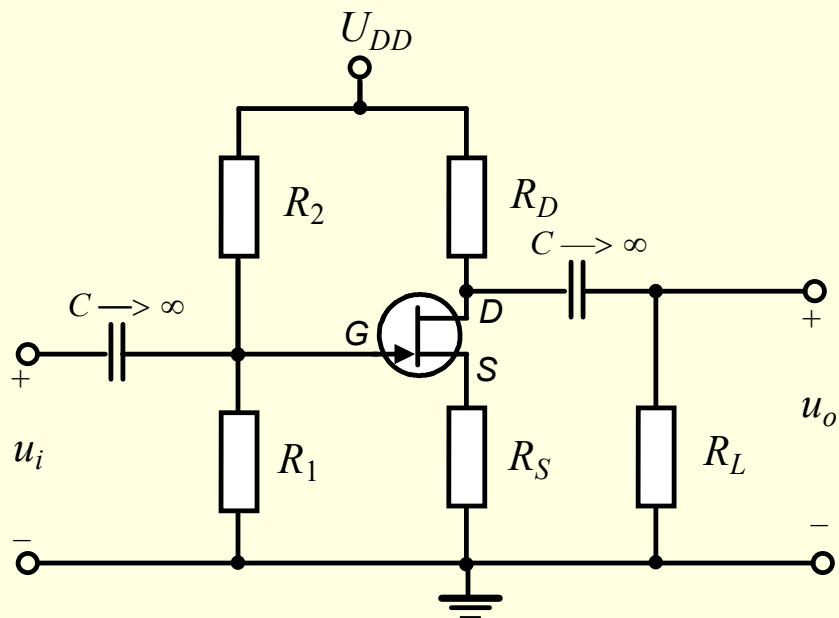
Vstupný odpor a prúdový zisk sú dané nasledujúcimi vzťahmi

$$R_{in} = R_G = R_1 \parallel R_2 \quad (6.19)$$

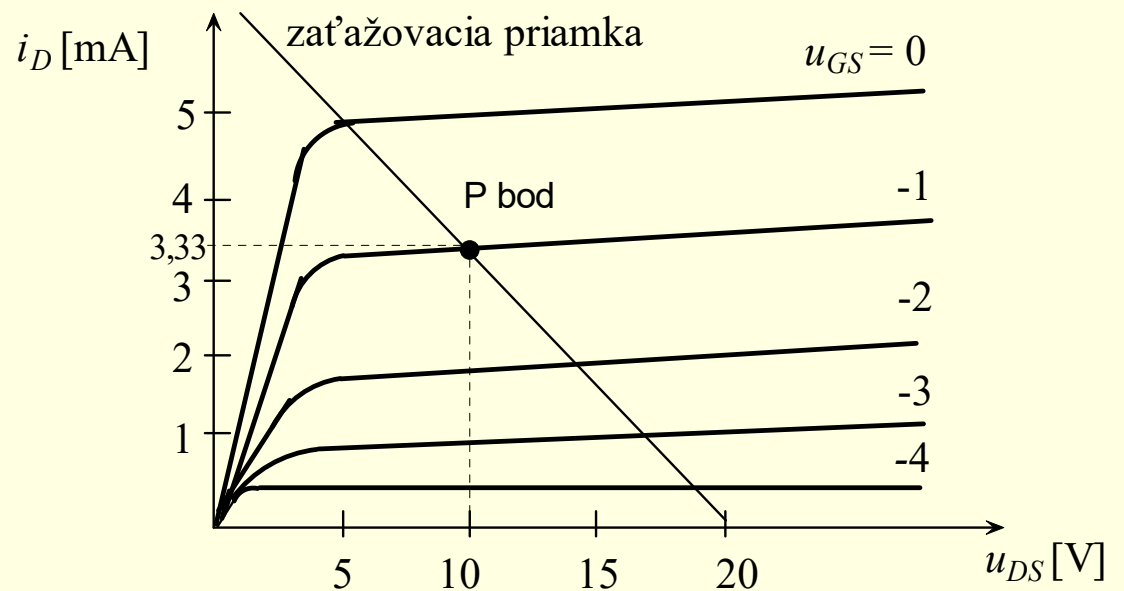
$$A_i = \frac{i_o}{i_{in}} = \frac{A_u R_{in}}{R_L} = \frac{-(R_D \parallel R_L) R_{in}}{1/g_m + R_S} \frac{R_{in}}{R_L} = \frac{-R_G}{1/g_m + R_S} \frac{R_D}{R_L + R_D} \quad (6.20)$$

6.7 Návrh zosilňovača v zapojení SS

Zosilňovače sú navrhované tak, aby realizovali požadovaný zisk v rámci pracovnej oblasti tranzistora. Obyčajne je určené napájacie napätie, zaťažovací odpor, napät'ový zisk a vstupný odpor (alebo prúdový zisk). Našou úlohou je vybrať hodnoty odporov R_1 , R_2 , R_D a R_S . Nasledujúce kroky postupu budeme vzťahovať na obvod na Obr. Tento postup predpokladá, že bol vybraný tranzistor, a že sú známe jeho charakteristiky alebo prinajmenšom parametre U_P a I_{DSS} .



a)



b)

6.7 Návrh zosilňovača v zapojení SS

1.krok Zvolíme P bod v najlineárnejšej časti charakteristík JFETu. Uvažujeme napríklad charakteristiky na predchádzajúcom Obr.b). Tým je určené U_{DSP} , U_{GSP} , I_{DP} a g_m . Ak nie je známa charakteristika $i_D - u_{GS}$, použijeme normovanú charakteristiku s hodnotami I_{DSS} a U_P určenými pre použitý typ tranzistora.

2.krok Na základe II. KZ (rovnic (6.15)) napíšeme pre slučku kolektor-emitor rovnicu

$$U_{DD} = U_{DSP} + I_{DP}(R_S + R_D)$$

Riešenie pre súčet dvoch rezistorov je

$$R_S + R_D = \frac{U_{DD} - U_{DSP}}{I_{DP}} = K_1 \quad (6.21)$$

Rovnica (6.21) predstavuje jednu rovnicu o dvoch neznámych R_S a R_D .

3.krok Ako druhú rovnicu pre neznáme R_S a R_D použijeme rovnicu pre napäťový zisk (6.17). Rovnicu (6.21) dosadíme do (6.17):

$$A_u = \frac{-(R_D \parallel R_L)}{1/g_m + R_S} = \frac{-(R_D \parallel R_L)}{1/g_m + (K_1 - R_D)} \quad (6.22)$$

Jedinou neznámou je tu odpor R_D . Riešenie pre R_D vedie na kvadratickú rovnicu, ktorá má dve riešenia (jedno záporné a jedno kladné). Ak pre kladné riešenie platí $R_D > K_1$, potom R_S vychádza záporné a musíme vybrať nový P bod (začíname celý návrh odznova). Ak pre kladné riešenie platí $R_D < K_1$, môžeme pokračovať 4. krokom.

6.7 Návrh zosilňovača v zapojení SS

4.krok Na výpočet R_S použijeme rovnicu (6.21), t.j. rovnicu slučky kolektor-emitor, ktorá bola odvodená v kroku č. 2:

$$R_S = \frac{U_{DD} - U_{DSP}}{I_{DP}} - R_D$$

So známym R_D a R_S potrebujeme už len určiť R_1 a R_2 .

5.krok Napíšeme II. K.Z. pre slučku hradlo-emitor (rovnicu (6.14)):

$$U_{GG} = U_{GSP} + I_{DP}R_S$$

Napätie U_{GSP} má opačnú polaritu ako U_{DD} . Teda člen $I_{DP}R_S$ musí mať väčšiu hodnotu ako U_{GSP} . Inak U_{GG} bude mať opačnú polaritu ako U_{DD} , čo na základe rovnice (6.13) nie je možné.

6.krok Pri hľadaní hodnôt R_1 a R_2 predpokladáme, že U_{GG} , ktoré sme vypočítali v 5. kroku má *tú istú polaritu* ako U_{DD} . Hodnoty rezistorov potom určíme nájdením hodnoty R_G z rovnice pre prúdový zisk (rovnicu (6.20)) alebo zo vstupného odporu. Riešením rovnice (6.12) a (6.13) nájdeme R_1 a R_2 :

$$R_1 = \frac{R_G}{1 - U_{GG}/U_{DD}}$$

$$R_2 = \frac{R_G U_{DD}}{U_{GG}}$$

6.7 Návrh zosilňovača v zapojení SS

7.krok

Ak U_{GG} má opačnú polaritu ako U_{DD} , nie je možné nájsť riešenie pre R_1 a R_2 . Môžeme postupovať tak, že budeme predpokladať $U_{GG} = 0$ V, teda $R_2 \rightarrow \infty$. Keďže U_{GG} je určené rovnicou (6.14), musí byť na základe nového predpokladu pre U_{GG} predtým vypočítaná hodnota R_S modifikovaná. Na Obr. je použitý kondenzátor na premostenie časti R_S . Novú hodnotu R_S odvodíme nasledujúcim spôsobom

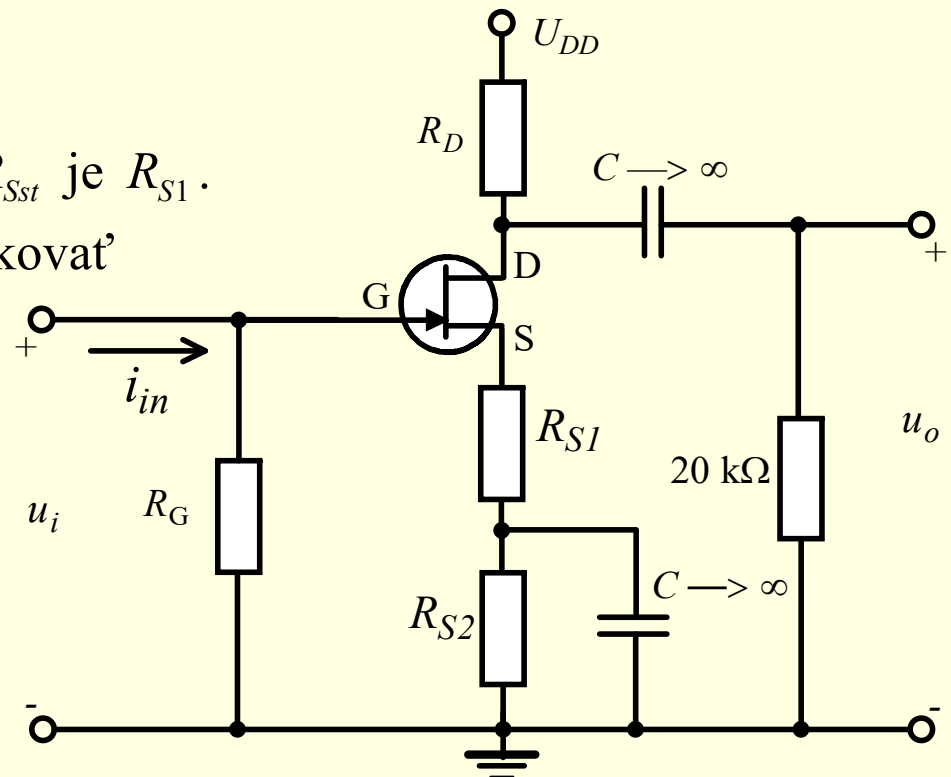
$$U_{GG} = 0 = U_{GSP} + I_{DP} \cdot R_{Sjs}$$

Riešenie pre R_{Sjs} je

$$R_{Sjs} = \frac{-U_{GSP}}{I_{DP}}$$

Hodnota R_{Sjs} je $R_{S1} + R_{S2}$ a hodnota R_{Sst} je R_{S1} .

Tým, že máme nové R_{Sjs} , musíme opakovať niekoľko krokov.



6.7 Návrh zosilňovača v zapojení SS

8.krok Použitím II. K.Z. pre slučku kolektor-emitor určíme R_D (opakujeme 2. krok)

$$R_D = K_1 - R_{Sjs}$$

Úlohou návrhu je v tomto prípade výpočet emitorových odporov R_{S1} a R_{S2} namiesto výpočtu iba jedného emitorového odporu.

Novú hodnotu R_D z rovnice $K_1 - R_{Sjs}$ použijeme v rovnici pre napät'ový zisk (6.17). Keďže sa jedná o rovnicu pre st signály, namiesto R_S dosadíme R_{Sst} . V ďalšom návrhu musíme brať v úvahu dodatočné kroky.

6.7 Návrh zosilňovača v zapojení SS

9.krok Z rovnice pre napät'ový zisk (6.17) určíme R_{Sst} (ktorý je rovný odporu R_{S1}):

$$A_u = \frac{-(R_D \parallel R_L)}{1/g_m + R_{Sst}}$$

R_{Sst} je v tejto rovnici jedinou neznámou a preto

$$R_{Sst} = -\frac{R_D \parallel R_L}{A_u} - \frac{1}{g_m}$$

Predpokladajme, že R_{Sst} je kladné ale menšie ako R_{Sjs} , pretože

$$R_{Sjs} = R_{Sst} + R_{S2}$$

Tým je náš návrh dokončený a

$$R_1 = R_{in} = R_G$$

10.krok Predpokladajme, že nájdený R_{Sst} je kladný, ale väčší ako R_{Sjs} . Pre takto zvolený P bod sa nedá navrhnuť zosilňovač s požadovaným napät'ovým ziskom. Preto musíme zvoliť nový P bod a vrátiť sa na 1. krok. Ak je napät'ový zisk príliš vysoký, nemusí zmena polohy P bodu viesť k riešeniu. V tom prípade je potrebné použiť iný tranzistor alebo sú potrebné dva zosilňovacie stupne.

6.8 Tranzistor FET ako Analógový spínač

6.8.1 Princíp činnosti

Analógový spínač má v závislosti od vonkajšieho ovládacieho signálu *preniesť analógový signál* (napätie alebo prúd) podľa možnosti *bez zmeny veľkosti a tvaru* alebo *zadržať analógový signál*.

Spínanie analógových signálov s veľkou rýchlosťou a presnosťou možno realizovať podstatne ťažšie ako spínanie číslicových signálov.

Osobitné ťažkosti sú pri spínaní malých jednosmerných napätí a prúdov (v rozsahu mV, príp. μA a menej) vzhľadom na rušivé vplyvy ofsetových, driftových veličín a termonapätí.

Chyby pri spínaní spôsobujú najmä tieto veličiny spínača:

- ofsetové napätie,
- odpor v priamom smere,
- zvyškový prúd (prúd v spätnom smere),
- kapacita.

6.8 Tranzistor FET ako Analógový spínač

6.8.1 Princíp činnosti

Tranzistor FET ako analógový spínač má nasledujúce výhody:

- poskytuje takmer dokonalú izoláciu medzi ovládacou elektródou (G) a spínacou dráhou (t.j. analógovým kanálom),
- môže spínať kladné aj záporné napätia,
- vyznačuje sa nulovým ofsetovým napätím v zopnutom stave (môže spínať malé napätia),
- má veľmi malý ovládací výkon,
- vyznačuje sa veľkým spínacím pomerom (r_{vyp}, r_{zap}).

Prvú z uvedených podmienok spĺňa najmä MOSFET. Vzhľadom na ľahkú integrovateľnosť sa v integrovaných obvodoch používa *ochudobňovací typ tranzistora* MOSFET častejšie ako JFET.

6.8 Tranzistor FET ako Analógový spínač

6.8.1 Princíp činnosti

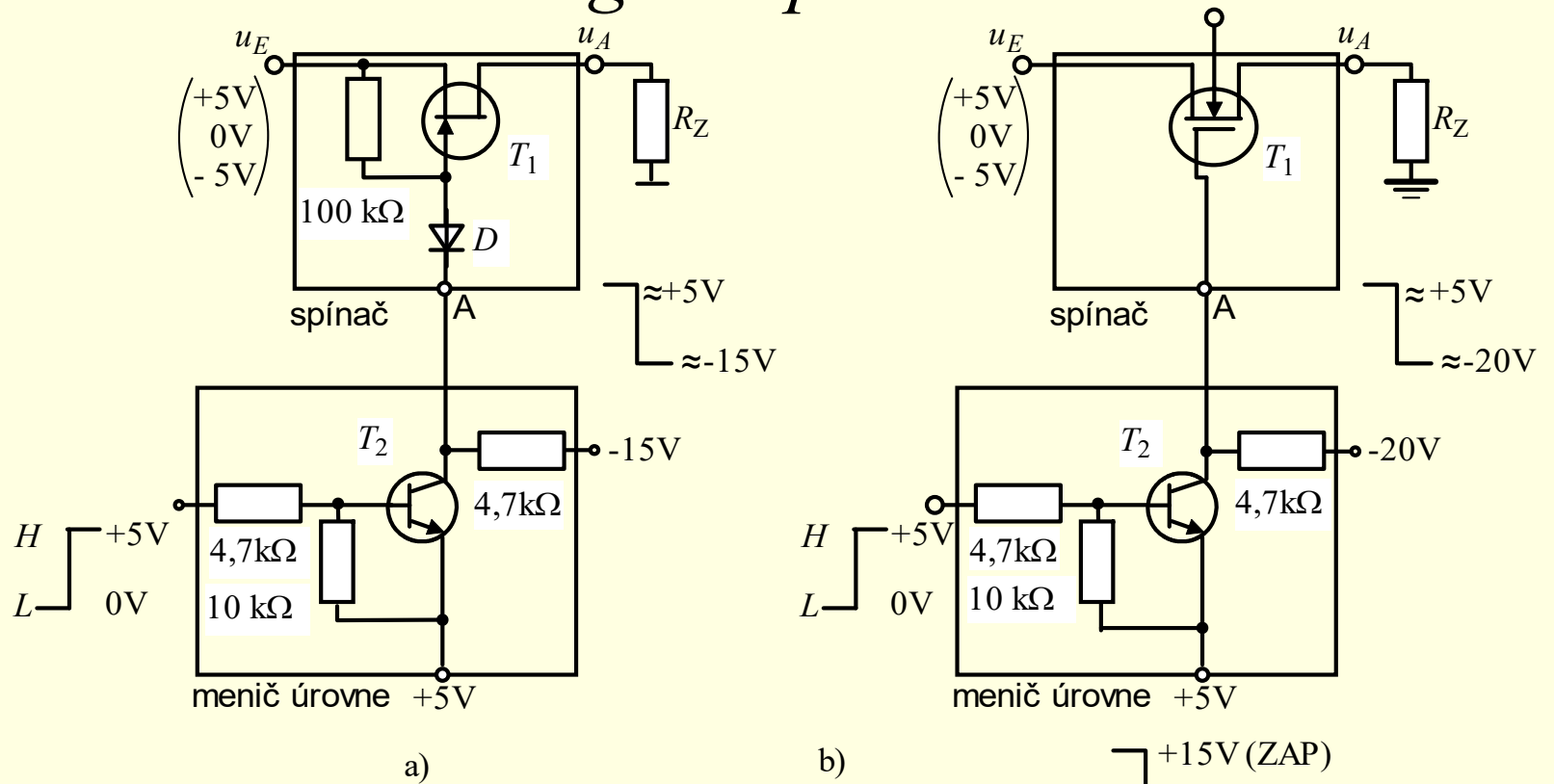
Pri voľbe potenciálov hradla pre zopnutý a rozopnutý stav treba brať do úvahy to, že vstupné napätie ovplyvňuje tieto hodnoty. Predpätie substrátu ovplyvňuje prahové napätie tranzistora FET. Čím väčší je rozsah vstupného napätia, tým väčšiu hodnotu musí mať aj ovládacie napätie. Pritom sa však nesmie prekročiť prierazné napätie tranzistora FET.

Potenciál substrátu tranzistora FET s kanálom P musí byť stále kladnejší ako najkladnejší potenciál emitora a kolektora. Potenciál substrátu tranzistora FET s kanálom N musí byť zase zápornejší ako potenciál emitora a kolektora.

Tranzistor FET s kanálom P je vhodný najmä na spínanie kladných signálov, pretože pri rastúcom vstupnom napätí sa FET dostáva ďalej do priepustnej oblasti. Tranzistor FET s kanálom N je z rovnakých dôvodov zase vhodnejší na spínanie záporných napätí.

6.8 Tranzistor FET ako Analógový spínač

6.8.2 Analógové spínače



Analógové spínače s meničmi úrovne

- a) s tranzistorom JFET s kanálom N,
- b) s ochudobňovacím typom MOSFET s kanálom N,
- c) spínač CMOS

